

PCT/JP2003/009807

PCT/JP 03/09807

日本国特許庁
JAPAN PATENT OFFICE

01.08.03

REC'D 19 SEP 2003

WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年 8月 1日
Date of Application:

出願番号 特願2002-225416
Application Number:
[ST. 10/C]: [JP 2002-225416]

出願人 日本電気株式会社
Applicant(s):

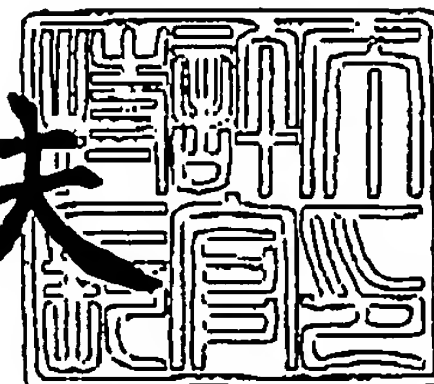
PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

CERTIFIED COPY OF
PRIORITY DOCUMENT

2003年 9月 4日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3072203

特願 2 0 0 2 - 2 2 5 4 1 6

ページ: 1/

【書類名】 特許願

【整理番号】 81710093

【提出日】 平成14年 8月 1日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 09/00

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 菊地 秀雄

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 佐々木 純一

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100099830

 【弁理士】

 【氏名又は名称】 西村 征生

 【電話番号】 048-825-8201

【手数料の表示】

 【予納台帳番号】 038106

 【納付金額】 21,000円

【その他】 国等の委託研究の成果に係る特許出願（平成13年度新エネルギー・産業技術総合開発機構高密度電子S I技術の研究開発委託研究、産業活力再生特別措置法第30条の適用を受けるもの）

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

特願 2 0 0 2 - 2 2 5 4 1 6

ページ: 2/E

【物件名】 要約書 1

【包括委任状番号】 9407736

【プルーフの要否】 要

出証特 2 0 0 3 - 3 0 7 2 2 0 3

【書類名】 明細書

【発明の名称】 チップ部品を備える電子装置及びその製造方法

【特許請求の範囲】

【請求項1】 実装基板上にチップ部品が表面実装され、前記チップ部品の上面がシールド導体により覆われて、前記シールド導体が前記実装基板のグランド層に電氣的に接続されてなるチップ部品を備える電子装置であって、

前記シールド導体は、前記チップ部品を完全に覆うような大きさの左右方向及び前後方向の寸法を有する天板部と、該天板部と一体となり該天板部よりも低位置となるように形成されて前記チップ部品の左右方向の両側方に配置される側板部とから構成され、さらに前記シールド導体の前後方向の両側端には前記チップ部品の前後方向の両側方を開放する開口部が形成され、

前記シールド導体の前記側板部は、前記前後方向に沿って複数の接続手段を介して前記実装基板のグランド層に電氣的に接続されていることを特徴とするチップ部品を備える電子装置。

【請求項2】 前記チップ部品は、2端子チップ部品から成ることを特徴とする請求項1記載のチップ部品を備える電子装置。

【請求項3】 前記シールド導体は、該シールド導体幅 W が、前記天板部の高さ H と前記天板部の左右方向に沿った前記開口部の長さ L との調和平均に対して、2倍以上の大きさの分前記チップ部品の端子の存在領域よりも大きな寸法となるように選ばれることを特徴とする請求項1又は2記載のチップ部品を備える電子装置。

【請求項4】 前記複数の接続手段は、4個乃至9個用いられることを特徴とする請求項1、2又は3記載のチップ部品を備える電子装置。

【請求項5】 前記シールド導体に代えて、シールド導体兼カソード導体が用いられ、該シールド導体兼カソード導体により前記チップ部品の上面、側面及び表面の一部が覆われることを特徴とする請求項1乃至4のいずれか1に記載のチップ部品を備える電子装置。

【請求項6】 前記シールド導体の前記天板部に、前記チップ部品を露出する空孔部が形成されていることを特徴とする請求項1乃至4のいずれか1に記載

のチップ部品を備える電子装置。

【請求項 7】 前記接続手段としてバンプ又は弾力性を有する導電体が用いられることを特徴とする請求項 1 乃至 6 のいずれか 1 に記載のチップ部品を備える電子装置。

【請求項 8】 前記シールド導体として弾力性を有するバネ材が用いられることを特徴とする請求項 1 乃至 7 のいずれか 1 に記載のチップ部品を備える電子装置。

【請求項 9】 前記シールド導体としてバネ性を有する形状記憶金属が用いられ、該形状記憶金属に前記チップ部品を露出する空孔部が形成され、該空孔部の端部の前記バネ性により前記チップ部品を押し付けるように構成されることを特徴とする請求項 1 乃至 8 のいずれか 1 に記載のチップ部品を備える電子装置。

【請求項 10】 前記チップ部品に代えてアレイ状チップ部品が用いられ、該アレイ状チップ部品は複数の 2 端子チップ部品が前後方向に沿って集積されていることを特徴とする請求項 1 乃至 9 のいずれか 1 に記載のチップ部品を備える電子装置。

【請求項 11】 前記 2 端子チップ部品の実装面に 2 つの電極が形成され、両電極が前記左右方向に沿って形成された表層電気配線に接続されていることを特徴とする請求項 10 記載のチップ部品を備える電子装置。

【請求項 12】 前記アレイ状チップ部品を構成する複数の 2 端子チップ部品は、実装面に一方の電極のみが形成されていることを特徴とする請求項 10 記載のチップ部品を備える電子装置。

【請求項 13】 前記一方の電極が前記左右方向に沿って形成された表層電気配線に接続され、前記光導波路が前記左右方向に配置されていることを特徴とする請求項 12 記載のチップ部品を備える電子装置。

【請求項 14】 実装基板上にチップ部品が表面実装され、前記チップ部品の上面がシールド導体により覆われて、前記シールド導体が前記実装基板のグラウンド層に電氣的に接続されてなるチップ部品を備える電子装置の製造方法であって、

前記チップ部品を完全に覆うような大きさの左右方向及び前後方向の寸法を有

する天板部と、該天板部と一体となり該天板部よりも低位置となるように形成されて前記チップ部品の左右方向の両側方に配置される側板部とから構成されたシールド導体を用い、前記天板部により前記チップ部品の上面を完全に覆うことにより、前記チップ部品を前記シールド導体と一体に組み立てる段階と、

グランド層が形成された実装基板を用い、前記チップ部品と一体に組立てられた前記シールド導体を前記実装基板上に配置して、前記チップ部品を前記実装基板上に表面実装すると同時に、前記シールド導体を前記グランド層に電氣的に接続する段階と、

を含むことを特徴とするチップ部品を備える電子装置の製造方法。

【請求項 15】 実装基板上にチップ部品が表面実装され、前記チップ部品の上面がシールド導体により覆われて、前記シールド導体が前記実装基板のグランド層に電氣的に接続されてなるチップ部品を備える電子装置の製造方法であって、

グランド層が形成された実装基板を用い、前記チップ部品を前記実装基板上に配置して、前記チップ部品を前記実装基板上に表面実装する段階と、

前記チップ部品を完全に覆うような大きさの左右方向及び前後方向の寸法を有する天板部と、該天板部と一体となり該天板部よりも低位置となるように形成されて前記チップ部品の左右方向の両側方に配置される側板部とから構成されたシールド導体を用い、該シールド導体を前記実装基板上に配置して、前記シールド導体を前記グランド層に電氣的に接続すると同時に、前記天板部により前記チップ部品の上面を完全に覆う段階と、

を含むことを特徴とするチップ部品を備える電子装置の製造方法。

【請求項 16】 前記シールド導体を前記グランド層に電氣的に接続するとき、複数の接続手段を用いることを特徴とする請求項 14 又は 15 記載のチップ部品を備える電子装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、チップ部品を備える電子装置及びその製造方法に係り、詳しくは

、チップ部品のEMI (Electro-Magnetic Interference; 電磁波妨害) 低減を図るチップ部品を備える電子装置及びその製造方法に関する。

【0002】

【従来の技術】

実装基板上に半導体チップ、チップコンデンサ、チップ抵抗等の各種チップ部品を実装して構成したチップ部品を備える電子装置において、EMI低減を図るためにすなわち放射ノイズからチップ部品のシールド効果を得るために、チップ部品を電磁的にシールド（遮蔽）することが一般的に行われている。

【0003】

例えば特許第2940478号（特開平10-12675号公報）（第1の従来技術）には、信号を配線基板の内層を通すことで、信号線路からの電磁波輻射（放射ノイズ）をほとんど完全にカットできるようにしたチップ部品を備える電子装置が開示されている。同電子装置は、図20に示すように、表面層101及び内層として信号層102を形成した実装基板100を用いて、抵抗チップを構成するセラミックダイ103の表面をGND（グラウンド）被膜104で覆い、GND被膜104をGND接続端子105により表面層101に接続する一方、抵抗膜106を信号接続端子107により信号層102に接続するように構成している。

このような構成の電子装置によれば、抵抗膜106を通る回路部分である信号層102は、外部空間に対して完全にシールドされている表面層101の内側に入っているため、外部とシールドすることができる。

【0004】

また、例えば特開2001-15976号公報（第2の従来技術）には、シールドキャップ接合部と素子実装部とを実装基板の同一平面上に形成し、シールドキャップの側面に開口部を有するようにしたチップ部品を備える電子装置が開示されている。同電子装置は、図21（a）に示すように、素子（チップ部品）111を搭載し半田のような接合パッド112を形成した実装基板113上に、側面に開口部114を設けたシールドキャップ115をセットした後、シールドキャップ115の接合と素子111の実装とを同時に行って、図21（b）に示す

ように、シールドキャップ115の側面に開口部114を有する電子装置を製造するようにしている。このような構成の電子装置によれば、シールドキャップ115の側面に開口部114を有しているので、半田リフロー時の対流伝熱効率やガス抜け性を良好にした上で、外部とシールドすることができる。

【0005】

また、例えば特開平9-307273号公報（第3の従来技術）には、実装基板上の高周波回路及び信号線を、空間及び基板内を伝搬する電磁波から効果的に遮蔽するシールド構造を有するチップ部品を備える電子装置が開示されている。同電子装置は、図22に示すように、多層基板121の表面に形成された多数のチップ部品を含んだ高周波回路122を、多層基板121の表面に形成されたグラウンドパターン123に接続されたシールドケース124で覆い、多層基板121の内層及び裏層とともに形成したグラウンド層125をビアホール126によりグラウンドパターン123に接続し、多層基板121の表裏を貫くようにスリット127を形成するように構成したものである。さらに、多層基板121の内層を通るように高周波回路122の出力信号線128を形成する一方、高周波回路122と出力信号線128とをビアホール129により接続するように構成したものである。

このような構成の電子装置によれば、グラウンドパターン123、グラウンド層125、ビアホール126により多層基板121内に接地面の壁を作り、シールドケース124により高周波回路122の上面及び側面を覆うことで、高周波回路122の周囲を全面グラウンドで囲むことができる。また、ビアホール126の外側にスリット127を形成することにより、高周波回路122及び出力信号線128を多層基板121の他の外部回路と分離することができる。

【0006】

【発明が解決しようとする課題】

しかしながら、上記第1乃至第3の従来技術によるチップ部品を備える電子装置では、いずれにおいてもシールド効果及び冷却効果を同時に十分に得るのが困難である、という問題がある。

すなわち、チップ部品を備える電子装置においては、より高度な機能が要求さ

れるにつれて実装基板上に実装されるチップ部品の数も増加する傾向にあるが、これに伴って電子装置動作時に発生する熱量も必然的に増大することになる。したがって、十分なシールド効果を得ると同時に、十分な放熱対策を講じることが重要な課題となる。このような観点から従来の技術を見た場合、図20に示した第1の従来技術では、抵抗チップを構成しているセラミックダイ103はGND被膜104で密封されているので、発生した熱は周囲に逃げにくいため十分な冷却効果が得られない。加えて、この第1の技術では信号層102を実装基板100の内層を通してしているので、設計の自由度が制約されるという欠点も存在している。

【0007】

また、図21に示した第2の従来技術では、シールドキャップ115の側面に開口部114を有しているので、この開口部114を通じて冷却効果が得られるものの、シールド効果は十分でないという欠点がある。また、図22に示した第3の従来技術では、高周波回路122をシールドケース124により略密封した構成になっているので、第1の従来技術と同様に発生した熱は周囲に逃げにくいため十分な冷却効果が得られないという欠点がある。

【0008】

この発明は、上述の事情に鑑みてなされたもので、チップ部品のシールド構造において、シールド効果及び冷却効果を同時に十分に得ることができるようにしたチップ部品を備える電子装置及びその製造方法を提供することを目的としている。

【0009】

【課題を解決するための手段】

上記課題を解決するために、請求項1記載の発明は、実装基板上にチップ部品が表面実装され、上記チップ部品の上面がシールド導体により覆われて、上記シールド導体が上記実装基板のグラウンド層に電氣的に接続されてなるチップ部品を備える電子装置に係り、上記シールド導体は、上記チップ部品を完全に覆うような大きさの左右方向及び前後方向の寸法を有する天板部と、該天板部と一体となり該天板部よりも低位置となるように形成されて上記チップ部品の左右方向の両

側方に配置される側板部とから構成され、さらに上記シールド導体の前後方向の両側端には上記チップ部品の前後方向の両側方を開放する開口部が形成され、上記シールド導体の上記側板部は、上記前後方向に沿って複数の接続手段を介して上記実装基板のグランド層に電氣的に接続されていることを特徴としている。

【0010】

また、請求項2記載の発明は、請求項1記載のチップ部品を備える電子装置に係り、上記チップ部品は、2端子チップ部品から成ることを特徴としている。

【0011】

また、請求項3記載の発明は、請求項1又は2記載のチップ部品を備える電子装置に係り、上記シールド導体は、該シールド導体幅 W が、上記天板部の高さ H と上記天板部の左右方向に沿った上記開口部の長さ L との調和平均に対して、2倍以上の大きさの分上記チップ部品の端子の存在領域よりも大きな寸法となるように選ばれることを特徴としている。

【0012】

また、請求項4記載の発明は、請求項1、2又は3記載のチップ部品を備える電子装置に係り、上記複数の接続手段は、4個乃至9個用いられることを特徴としている。

【0013】

また、請求項5記載の発明は、請求項1乃至4のいずれか1に記載のチップ部品を備える電子装置に係り、上記シールド導体に代えて、シールド導体兼カソード導体を用いられ、該シールド導体兼カソード導体により上記チップ部品の上面、側面及び表面の一部が覆われることを特徴としている。

【0014】

また、請求項6記載の発明は、請求項1乃至4のいずれか1に記載のチップ部品を備える電子装置に係り、上記シールド導体の上記天板部に、上記チップ部品を露出する空孔部が形成されていることを特徴としている。

【0015】

また、請求項7記載の発明は、請求項1乃至6のいずれか1に記載のチップ部品を備える電子装置に係り、上記接続手段としてバンプ又は弾力性を有する導電

体が用いられることを特徴としている。

【0016】

また、請求項 8 記載の発明は、請求項 1 乃至 7 のいずれか 1 に記載のチップ部品を備える電子装置に係り、上記シールド導体として弾力性を有するバネ材が用いられることを特徴としている。

【0017】

また、請求項 9 記載の発明は、請求項 1 乃至 8 のいずれか 1 に記載のチップ部品を備える電子装置に係り、上記シールド導体としてバネ性を有する形状記憶金属が用いられ、該形状記憶金属に上記チップ部品を露出する空孔部が形成され、該空孔部の端部の上記バネ性により上記チップ部品を押し付けるように構成されることを特徴としている。

【0018】

また、請求項 10 記載の発明は、請求項 1 乃至 9 のいずれか 1 に記載のチップ部品を備える電子装置に係り、上記チップ部品に代えてアレイ状チップ部品が用いられ、該アレイ状チップ部品は複数の 2 端子チップ部品が前後方向に沿って集積されていることを特徴としている。

【0019】

また、請求項 11 記載の発明は、請求項 10 記載のチップ部品を備える電子装置に係り、上記 2 端子チップ部品の実装面に 2 つの電極が形成され、両電極が上記左右方向に沿って形成された表層電気配線に接続されていることを特徴としている。

【0020】

また、請求項 12 記載の発明は、請求項 10 記載のチップ部品を備える電子装置に係り、上記アレイ状チップ部品を構成する複数の 2 端子チップ部品は、実装面に一方の電極のみが形成されていることを特徴としている。

【0021】

また、請求項 13 記載の発明は、請求項 12 記載のチップ部品を備える電子装置に係り、上記一方の電極が上記左右方向に沿って形成された表層電気配線に接続され、上記光導波路が上記左右方向に配置されていることを特徴としている。

【0022】

また、請求項14記載の発明は、実装基板上にチップ部品が表面実装され、上記チップ部品の上面がシールド導体により覆われて、上記シールド導体は上記実装基板のグランド層に電氣的に接続されてなるチップ部品を備える電子装置の製造方法に係り、上記チップ部品を完全に覆うような大きさの左右方向及び前後方向の寸法を有する天板部と、該天板部と一体となり該天板部よりも低位置となるように形成されて上記チップ部品の左右方向の両側方に配置される側板部とから構成されたシールド導体を用い、上記天板部により上記チップ部品の上面を完全に覆うことにより、上記チップ部品を上記シールド導体と一体に組み立てる段階と、グランド層が形成された実装基板を用い、上記チップ部品と一体に組立てられた上記シールド導体を上記実装基板上に配置して、上記チップ部品を上記実装基板上に表面実装すると同時に、上記シールド導体を上記グランド層に電氣的に接続する段階とを含むことを特徴としている。

【0023】

また、請求項15記載の発明は、実装基板上にチップ部品が表面実装され、上記チップ部品の上面がシールド導体により覆われて、上記シールド導体は上記実装基板のグランド層に電氣的に接続されてなるチップ部品を備える電子装置の製造方法に係り、グランド層が形成された実装基板を用い、上記チップ部品を上記実装基板上に配置して、上記チップ部品を上記実装基板上に表面実装する段階と、上記チップ部品を完全に覆うような大きさの左右方向及び前後方向の寸法を有する天板部と、該天板部と一体となり該天板部よりも低位置となるように形成されて上記チップ部品の左右方向の両側方に配置される側板部とから構成されたシールド導体を用い、該シールド導体を上記実装基板上に配置して、上記シールド導体を上記グランド層に電氣的に接続すると同時に、上記天板部により上記チップ部品の上面を完全に覆う段階とを含むことを特徴としている。

【0024】

また、請求項16記載の発明は、請求項14又は15記載のチップ部品を備える電子装置の製造方法に係り、上記シールド導体を上記グランド層に電氣的に接続するとき、複数の接続手段を用いることを特徴としている。

【0025】

【発明の実施の形態】

以下、図面を参照して、この発明の実施の形態について説明する。説明は、実施例を用いて具体的にこなう。

◇第1実施例

図1は、この発明の第1実施例であるチップ部品を備える電子装置を示す平面図、図2は図1のA-A矢視断面図、図3は同電子装置の第1の製造方法を工程順に示す工程図、図4は同電子装置の第2の製造方法を工程順に示す工程図である。

この例のチップ部品を備える電子装置は、図1及び図2に示すように、例えば面発光レーザ (Vertical Cavity Surface Emitting Laser; VCSEL) から成るチップ部品1のカソード2である上面 (裏面) がシールド導体3で覆われる一方、チップ部品1の表面が実装基板10上に表面実装されている。また、シールド導体3の左右方向の両側端面 (後述する側板部5の平坦面5A) は、実装基板10の表面のグランド導体パターン11に電氣的に接続される一方、シールド導体3の前後方向の両側端は開放されて開口部8が形成されている。

【0026】

実装基板10は、ガラスエポキシ基板、セラミック基板等の絶縁基板が用いられて、表面にはグランド導体パターン11が形成され、内部にはグランド層12が形成され、グランド層12とグランド導体パターン11とはビアホール13により導通されている。また、チップ部品1の実装面である表面には、アノード電極6及びカソード電極7、発光部9が形成され、実装基板10の表面の上記アノード電極6及びカソード電極7と対向する位置には、それぞれ銅層から成るランドパターン14が形成されている。また、実装基板10の表面の前後方向には、チップ部品1の発光部9からの光信号を入力して導波する光導波路15が形成され、一方その前後方向及び左右方向には、チップ部品1のアノード電極6及びカソード電極7に接続される表層電気配線16A、16Bが形成されている。光導波路15は、例えばコア径が50 μm のマルチモード光導波路構造から成り、発光部9からの光信号を受光する一端部は略45度の傾斜面を有するように形成さ

れる一方、他端部は天板部4の前後方向の開口部8から引き出されよう形成されている。この光導波路15としては、ステップインデックス型、あるいはGI型の光ファイバーを用いることができる。

【0027】

面発光レーザから成るチップ部品1は一例として、略0.4mm□で、厚さが略0.2mmの寸法を有し、チップ部品1の略中央部には上記発光部9が形成されている。また、アノード電極6及びカソード電極7は略0.08mmの寸法を有し、両電極6、7と発光部9とは略0.05mmの距離を隔てられて配置されている。チップ部品1は、上述したように表面にアノード電極6及びカソード電極7が形成された2端子チップ部品を構成して、両電極6、7同士を結ぶ左右方向に、電流経路が形成されている。

【0028】

シールド導体3は、銅板、アルミニウム板等の導電板が用いられて、チップ部品1を完全に覆うように、左右方向が0.5～0.8mm、前後方向が0.5～1mmの寸法を有し、チップ部品1の裏面のカソード2を完全に覆う天板部4と、天板部4と一体となり天板部4よりも0.2mm～0.4mmだけ低位置となるように屈曲して加工されて、チップ部品1の左右方向の両側方に配置される一対の側板部5とから構成されている。一対の側板部5は、図2に示すように、その平坦面5Aが前後方向に沿って例えば直径100μmの5つのシールド用バンプ（接続手段）17を介して、実装基板10の表面のグランド導体パターン11に電氣的に接続されるように構成されている。また、チップ部品1のアノード電極6及びカソード電極7は、例えば直径100μmの信号用バンプ18を介して表層電気配線16A、16Bに接続されている。電気接点（接続手段）としてのシールド用バンプ17及び信号用バンプ18は、それぞれ半田、あるいは金等の球状の導電体が用いられている。また、シールド導体3の側板部5と、実装基板10のグランド導体パターン11との間のシールド用バンプ17が介在されていない位置には、隙間19が存在している。

【0029】

次に、図3を参照して、この例のチップ部品を備える電子装置の第1の製造方

法について説明する。

まず、図3(a)に示すように、予め、裏面にカソード2を形成し、一方実装面である表面にアノード電極6及びカソード電極7、発光部9を形成した面発光レーザから成るチップ部品1を用意するとともに、天板部4と両側板部5とを形成したシールド導体3を用意して、天板部4により導電性接着剤を介してチップ部品1の裏面のカソード2を完全に覆うことにより、チップ部品1をシールド導体3と一体に組み立てる。

【0030】

次に、図3(b)に示すように、表面にグランド導体パターン11が形成され、内部にグランド層12が形成され、グランド層12とグランド導体パターン11とがビアホール13により導通され、さらにランドパターン14が所望の位置に形成された実装基板10を用意する。次に、チップ部品1と一体に組み立てられたシールド導体3を実装基板10上に配置して、シールド導体3の両側板部5の平坦面5Aを実装基板10の表面のグランド導体パターン11に位置決めするとともに、チップ部品1の表面のアノード電極6及びカソード電極7を実装基板10の表面のランドパターン14に位置決めする。そして、シールド導体3の平坦面5Aとグランド導体パターン11との間にシールド用バンプ17を介在させると同時に、ランドパターン14とアノード電極6及びカソード電極7との間に信号用バンプ18を介在させて、チップ部品1を実装基板10上に表面実装すると同時に、シールド導体3を実装基板10のグランド導体パターン11に電氣的に接続して、図1及び図2に示したような、チップ部品を備える電子装置を完成させる。

【0031】

ここで、前述した平坦面5Aとグランド導体パターン11との間、ランドパターン14とアノード電極6及びカソード電極7との間の接続は、加熱炉を利用して実装基板10をその内部を通過させて、シールド用バンプ17及び信号用バンプ18を加熱変形させることにより行なう。あるいは、圧着法を利用してシールド用バンプ17及び信号用バンプ18を変形させることにより行なうこともできる。

特願 2002-225416

【0032】

上述したような第1の製造方法によれば、予めチップ部品1を一体に組み立てたシールド導体3を用いて、このシールド導体3を実装基板10上に位置決めし、チップ部品1を信号用バンプ18により実装基板10のランドパターン14に表面実装すると同時に、シールド導体3をシールド用バンプ17により実装基板10のグランド導体パターン11に接続するようにしたので、実装基板10に対するチップ部品1の表面実装及びシールド導体3の実装基板10への接続を一つの工程で行なうことができるようになるため、製造工程を簡略化することができる。

【0033】

次に、図4を参照して、この例のチップ部品を備える電子装置の第2の製造方法について説明する。

まず、図4(a)に示すように、予め、裏面にカソード2を形成し、一方実装面である表面にアノード電極6及びカソード電極7、発光部9を形成した面発光レーザから成るチップ部品1を用意するとともに、表面にグランド導体パターン11が形成され、内部にグランド層12が形成され、グランド層12とグランド導体パターン11とがビアホール13により導通され、さらにランドパターン14が所望の位置に形成された実装基板10を用意する。次に、チップ部品1を実装基板10上に配置して、アノード電極6及びカソード電極7を実装基板10の表面のランドパターン14に位置決めし、アノード電極6及びカソード電極7とランドパターン14との間に信号用バンプ18を介在させて、チップ部品1を実装基板10上に表面実装する。

【0034】

次に、図4(b)に示すように、天板部4と両側板部5とが形成されたシールド導体3を用意する。次に、シールド導体3を実装基板10上に配置して、シールド導体3の両側板部5の平坦面5Aを実装基板10の表面のグランド導体パターン11に位置決めするとともに、チップ部品1の裏面とシールド導体3の天板部4とを位置決めする。そして、シールド導体3の平坦面5Aとグランド導体パターン11との間にシールド用バンプ17を介在させると同時に、シールド導体

3の天板部4とチップ部品1の裏面との間に導電性接着剤を介在させて、シールド導体3を実装基板10のグランド導体パターン11に接続するとともに、チップ部品1の裏面を天板部4に固着して天板部4により完全に覆うことにより、図1及び図2に示したような、チップ部品を備える電子装置を完成させる。

ここで、前述した平坦面5Aとグランド導体パターン11との間、ランドパターン14とアノード電極6及びカソード電極7との間の接続は、第1の製造方法と同様に、加熱炉を利用してあるいは圧着法を利用して、シールド用バンプ17及び信号用バンプ18を加熱変形させることにより行なう。

【0035】

上述したような第2の製造方法によれば、予めチップ部品1を実装基板10上に表面実装した後に、シールド導体3を実装基板10上に位置決めして、シールド導体3を実装基板10に接続すると同時にチップ部品1を覆うようにしたので、チップ部品1の実装をシールド導体3の接続よりも先に行なうため、チップ部品1の実装に自由度を持たせることができる。

【0036】

上述したような第1及び第2の製造方法により製造されたこの例のチップ部品を備える電子装置によれば、実装基板10に接続したシールド導体3の前後方向の両側端面に開口部8を形成したことにより、実装基板10上に表面実装された複数のチップ部品1で発生した熱量は、その開口部8を通じてシールド導体3の外部に放熱させることができるので、十分な放熱効果を得ることができる。また、シールド導体3の形状を、以下に示すような特定の形状に形成することにより、十分な放熱効果と同時に十分なシールド効果も得ることができる。以下、図5及び図6を参照して、十分なシールド効果が得られる原理について説明する。

【0037】

図5は、この例のチップ部品を備える電子装置に用いられるシールド導体3を概略的に示す図である。同図において、符号Wはシールド導体3の幅寸法、符号Hはシールド導体3の高さ寸法、符号Lはシールド導体3の長さ寸法を示している。また、図6は、シールド導体3を用いた場合の、シールド効果のシミュレーション結果を示し、シールド導体幅W（横軸）と放射ノイズ（縦軸）との関係を

示している。このシミュレーション結果は、放射される電磁界の波長の $1/4$ よりも小さい寸法のシールド導体について計算したものであるが、このシミュレーション結果から以下のことが分かる。


すなわち、チップ部品1から実装基板10のグランド導体パターン11に流れる電流は、実装基板10の面に垂直方向に循環する電流ループを形成して、図5に示すように、波源導体ループPを形成する。ここで、上述の電流ループは放射ノイズを発生する原因となる。波源導体ループPから流出する電流がグランド層12を流れる主要な方向は左右方向となる。放射ノイズを発生する原因となる上記電流の向きは実装基板10面に垂直方向となるが、その電流の影響は、チップ部品1からの電流ループの方向に平行となる、チップ部品1の裏面を覆っている天板部4と、側板部5と、実装基板10のグランド導体パターン11とにより導体ループを形成することで低減することができるようになる。すなわち、そのような導体ループを形成することにより導体ループの側板部5に、チップ部品1に流れる電流と反対方向の電流が誘起されるため、チップ部品1による電流ループの電磁界が打ち消されるようになるので、放射ノイズが低減されるようになる。

【0038】

図6のシミュレーション結果は、シールド導体高さH及びシールド導体長さL（左右方向に沿った寸法）をパラメータとした場合、シールド導体幅W（前後方向に沿った寸法）を変化させたときに放射ノイズがどのように変化するかを示している。図6において、特性aは、シールド導体高さHを0.5mmに、シールド導体長さLを1.08mmに設定した場合の特性を示し、特性bは、シールド導体高さHを0.4mmに、シールド導体長さLを0.68mmに設定した場合の特性を示し、特性cは、シールド導体高さHを0.1mmに、シールド導体長さLを0.48mmに設定した場合の特性を示している。

【0039】

図6から明らかなように、特性a、b、cのいずれにおいても、シールド導体幅Wを増加することにより、放射ノイズを指数関数的に低減することができることが理解される。この現象は、シールド導体3の前後方向の両側端が開放されて開口部8が形成されているにもかかわらず、シールド導体3の天板部4の高さ（



すなわち、シールド導体高さH)と、天板部4の左右方向に沿った開口部8の長さ(すなわち、シールド導体長さL)との調和平均に対して、天板部4の幅(すなわち、シールド導体幅W)の比が大きいと、放射ノイズを低減することができ、天板部4の幅が広いほどシールド効果が大きくなることを示している。例えば、天板部4の幅を広くして、上記調和平均の2以上の比にした場合には、放射ノイズを略1000分の1以下に低減することができる。

【0040】

図6において、例えば特性bに注目すると、その調和平均は略0.5mmとなり、B点におけるシールド導体幅W(すなわち、天板部4の幅)である略0.9mmの値はその調和平均の値の略2倍になる。そして、B点においては、シールド導体(すなわち、天板部4)がない場合に比較して、放射ノイズを略1000分の1以下に低減することができる。このように、シールド導体3を、天板部4の開口部8の長さ(シールド導体長さL)よりも天板部4の幅(シールド導体幅W)を大きくし、かつ天板部4の高さ(シールド導体高さH)をチップ部品1の厚さ程度まで低くすることにより、シールド効果を高めることができるようになる。チップ部品の端子数が複数存在する場合は、その端子群の存在領域よりも、上記調和平均の2倍以上大きい天板を用いることで同じ効果が得られる。

このように、シールド導体3の形状を、天板部4の幅が天板部4の長さよりも大きくなるような特定の形状に形成することにより、十分なシールド効果を得ることができる。

【0041】

また、図1及び図2において、シールド導体3の側板部5と、実装基板10のグランド導体パターン11との間のシールド用バンプ17が介在されていない位置には、隙間19が存在しているが、このようなシールド構造においても、シミュレーション計算の結果、以下の条件のシールド構造がシールド効果を高める上で最適であることを見出した。

(1) 天板部4と、側板部5と、実装基板10のグランド導体パターン11とによる導体ループを形成し、この導体ループの幅が、導体ループの両端間の長さ(すなわち、天板部4の長さ)と天板部4の高さとの調和平均の略2倍以上ある場合に、ノイズ源となる電流ル

ープからの放射ノイズを略1000分の1以下に低減することができる。

(2) (1)の前提条件を維持した上で、シールド導体3の側板部5の平坦面5Aと、実装基板10のグランド導体パターン11とを接続する電気接点としてのシールド用バンプ17の数は、図7に示すように、4個～9個配置することにより、良好なシールド効果を得ることができる。

図7において、特性aはシールド用バンプ17の幅寸法を0.04mmに、特性bは同バンプ17の幅寸法を0.1mmに設定した例を示している。図7から明らかなように、シールド用バンプ17を配置しない場合を基準とすると、特性aにおいては同バンプ17を5個配置した場合に、また特性bにおいては同バンプ17を4個配置した場合に、いずれも放射ノイズを略1000分の1以下に低減することができる。

【0042】

このように、この例のチップ部品を備える電子装置によれば、実装基板10上にチップ部品1が表面実装され、チップ部品1の裏面がシールド導体3により覆われてこのシールド導体3が実装基板10のグランド導体パターン11に電気的に接続されてなる構成において、シールド導体3は、チップ部品1を完全に覆うような大きさの左右方向及び前後方向の寸法を有する天板部4と、この天板部4と一体となり天板部4よりも低位置となるように形成されてチップ部品1の左右方向の両側方に配置される側板部5とから成り、さらにシールド導体3の前後方向の両側端にはチップ部品1の前後方向の両側方を開放する開口部8が形成され、シールド導体3の側板部5は、前後方向に沿って複数のシールド用バンプ17を介して実装基板10のグランド導体パターン11に電気的に接続されているので、シールド導体3の前後方向の両側端が開放されていてもかかわらず、天板部4の幅を広くとることにより、シールド効果を大きくすることができる。

したがって、チップ部品のシールド構造において、シールド効果及び冷却効果を同時に十分に得ることができる。

【0043】

図8は、この例のチップ部品を備える電子装置の第1の変形例を示す断面図である。この第1の変形例の構成が、上述の第1実施例のそれと大きく異なること

ろは、シールド導体を兼ねるカソード導体によりチップ部品の側面を覆うようにした点である。

すなわち、第1の変形例によるチップ部品を備える電子装置は、図8に示すように、銅板、アルミニウム板等の導電板が用いて構成されたシールド導体兼カソード導体21により、面発光レーザから成るチップ部品1のカソードである裏面、側面及び表面の一部が覆われる一方、チップ部品1の表面が実装基板10上に表面実装されている。また、シールド導体兼カソード導体21の左右方向の両側端面（チップ部品1の表面の一部を覆っている平坦面21A）は、実装基板10の表面のグランド導体パターン11に電氣的に接続される一方、シールド導体3の前後方向の両側端面は開放されて開口部8が形成されている。

これ以外は、上述した第1実施例と略同様である。それゆえ、図8において、図1及び図2の構成部分と対応する各部には、同一の番号を付してその説明を省略する。

【0044】

この第1の変形例によれば、第1実施例と略同様な効果が得られる他に、実装基板10のグランド導体パターン11及びランドパターン14にそれぞれ対向するチップ部品1の表面が略同じ高さ位置となるように形成されているので、高さの揃ったシールド用バンプ17及び信号用バンプ18を用いてチップ部品1の表面実装を行なうことにより、チップ部品1の姿勢を傾かせることなくチップ実装と同時にシールド導体兼カソード導体21の接続も行なえる。したがって、簡単な方法でチップ部品の実装を行なうことができる。

【0045】

図9は、この例のチップ部品を備える電子装置の第2の変形例を示す断面図である。この第2の変形例の構成が、上述の第1実施例のそれと大きく異なるところは、シールド導体の天板部に空孔部を形成するようにした点である。

すなわち、第2の変形例によるチップ部品を備える電子装置は、図9に示すように、銅板、アルミニウム板等の導電板が用いて構成されたシールド導体の、チップ部品1のカソードである裏面を覆う天板部4の中央領域にはチップ部品1を露出する空孔部20が形成されている。

これ以外は、上述した第1実施例と略同様である。それゆえ、図9において、図1及び図2の構成部分と対応する各部には、同一の番号を付してその説明を省略する。

【0046】

この第2の変形例によれば、第1実施例と略同様な効果が得られる他に、シールド導体3の天板部4の中央領域にチップ部品1を露出する空孔部20が形成されているので、この空孔部20を通じてチップ部品1の冷却効果をさらに高めることができる。

【0047】

図10は、前述した第1の製造方法において、図3(b)に示したように、チップ部品1をシールド導体3と一体に組立てた後、チップ部品1を実装基板10上に実装する前の段階のシールド導体3の裏面を示す図である。

図10に示すように、一体化されたチップ部品1及びシールド導体3の不要領域にソルダレジスト22を印刷して必要領域のみを露出して開口部23を形成した後、ソルダレジスト22をマスクとして開口部23に半田ペーストを印刷し、続いて半田ペーストを加熱溶融することにより、シールド導体3の側板部5の平坦面5A、チップ部品1のアノード電極6及びカソード電極7にそれぞれ半田バンプからなるシールド用バンプ17及び信号用バンプ18を形成する。このように、予めシールド導体3及びチップ部品1の必要領域に半田バンプを形成しておくことにより、チップ部品1を実装基板10上に表面実装する作業、シールド導体3を実装基板10のグランド導体パターン11に接続する作業を簡単に行なうことができるようになる。

【0048】

図11は、この例のチップ部品を備える電子装置の第3の変形例を示す断面図、図12は図11のB-B矢視断面図である。この第3の変形例の構成が、上述の第1実施例のそれと大きく異なるところは、シールド用バンプに代えて弾力性を有する導電体を用いるようにした点である。

すなわち、第3の変形例によるチップ部品を備える電子装置は、図11及び図12に示すように、シールド導体3を実装基板10のグランド導体パターン11

に接続するために、第1実施例で用いていたシールド用バンプ17に代えて、金属網、導電性プラスチック等の弾力性を有する導電体24が用いられている。

【0049】

図13は、この例のチップ部品を備える電子装置の第4の変形例を示す断面図である。この第4の変形例の構成が、上述の第1実施例のそれと大きく異なるところは、シールド導体の材料として弾力性を有するバネ材を用いるようにした点である。

すなわち、第4の変形例によるチップ部品を備える電子装置は、図13に示すように、チップ部品1を覆うシールド導体3として、リン青銅、ステンレス鋼等の弾力性を有するバネ材が用いられている。

【0050】

上述した第3及び第4の変形例によれば、第1実施例と略同様な効果が得られる他に、シールド導体3を実装基板10に接続する場合、弾力性を有する導電体24の弾力性を利用して、あるいはシールド導体3自身の弾力性を利用して行なうので、簡単な手段で電氣的な接続をとることができる。

【0051】

図14は、この例のチップ部品を備える電子装置の第5の変形例を示す断面図、図15は図14のC-C矢視断面図である。この第5の変形例の構成が、上述の第1実施例のそれと大きく異なるところは、シールド導体のバネ力によりチップ部品の裏面を押し付けるようにした点である。

すなわち、第5の変形例によるチップ部品を備える電子装置は、図14及び図15に示すように、チップ部品1を覆うシールド導体3として、加熱するとバネ性を回復するニッケル・チタン（Ni-Ti）合金のような形状記憶金属が用いられ、シールド導体の天板部に空孔部20を形成して、この空孔部20内に突出する突出部3Aのバネ性によりチップ部品1の端部1Aを押し付けるようにしたものである。ここで、チップ部品1を実装基板10に対して挿脱する場合は、形状記憶金属を塑性変形させることでチップ部品1を空孔部20を通じて挿入、取り外しする。これにより、チップ部品1に不良が生じたような場合、部品交換を簡単に行なうことができるようになる。なお、空孔部20を複数個所に設けるこ

とにより、1つのシールド導体3により複数のチップ部品1を押し付けることも可能となる。

【0052】

上述した第5の変形例によれば、第1実施例と略同様な効果が得られる他に、シールド導体3を実装基板10に接続したままでシールド導体3を塑性変形させることにより、実装基板10に対するチップ部品1の挿脱を行なうことができるので、チップ部品の挿脱が簡単となる。

【0053】

◇第2実施例

図16は、この発明の第2実施例であるチップ部品を備える電子装置を示す平面図、図17は図16のD-D矢視断面図である。この第2実施例の構成が、上述の第1実施例のそれと大きく異なるところは、チップ部品として2端子チップ部品が複数集積されたアレイ状チップ部品を用いるようにした点である。このアレイ状チップ部品としては、アレイ状フォトダイオードやアレイ状の信号増幅回路等に適用することができる。

この例のチップ部品を備える電子装置は、図16及び図17に示すように、例えば面発光レーザから成る2端子チップ部品1A、1B、1Cが集積されたアレイ状チップ部品25の共通のカソード2である裏面がシールド導体3で覆われる一方、アレイ状チップ部品25の表面が実装基板10上に表面実装されている。また、シールド導体3の左右方向の両側端面である側板部5の平坦面5Aは、実装基板10の表面のグランド導体パターン11に電氣的に接続される一方、シールド導体3の前後方向の両側端は開放されて開口部8が形成されている。

【0054】

アレイ状チップ部品25は、複数の2端子チップ部品1A～1Cが前後方向に沿って集積されているので、アレイ状チップ部品25を完全に覆うシールド導体3の天板部4の幅は、第1実施例に比較して広くとられている。また、アレイ状チップ部品25の前後方向に沿って最外側に配置されている2端子チップ部品1Aの各電極6A、7Aからシールド導体3の前後の端部までの距離は、天板部4の左右の寸法の半分以上となるように設定されている。各2端子チップ部品1A

～1 Cは、第1実施例と同様に、両電極6 A、7 A同士を結ぶ左右方向に、電流経路が形成されている。

【0055】

アレイ状チップ部品25を構成している2端子チップ部品1 A～1 Cの実装面である表面には、それぞれアノード電極6 A及びカソード電極7 Aが形成され、実装基板10の表面の上記アノード電極6 A及びカソード電極7 Aと対向する位置には、それぞれ銅層から成るランドパターン14が形成されている。

【0056】

シールド導体3の一对の側板部5は、その平坦面5 Aが前後方向に沿って8つのシールド用バンプ17を介して、実装基板10の表面のグランド導体パターン11に電氣的に接続されるように構成されている。また、各2端子チップ部品1 A～1 Cのアノード電極6 A及びカソード電極7 Aは、シールド導体3の側板部5と実装基板10のグランド導体パターン11との間のシールド用バンプ17が介在されていない隙間19の位置において、左右方向に沿って形成された表層電気配線26 A、26 Bに接続されている。

【0057】

ここで、シールド導体3の天板部4と実装基板10との空間領域には、エポキシ樹脂、フェノール樹脂等の誘電率の高い有機樹脂を充填するようにすることができる。このような有機樹脂を充填した場合には、上記空間領域に発生する電磁界の共振を損失させて、その電磁界による影響を減少させることができるという効果が得られる。

【0058】

このように、この例の構成によれば、第1実施例と比較してシールド導体の天板部の幅を広くとったので、実施例1で説明した理由により、より大きなシールド効果を得ることができる。

【0059】

◇第3実施例

図18は、この発明の第3実施例であるチップ部品を備える電子装置を示す平面図、図19は図18のE-E矢視断面図である。この第3実施例の構成が、上

述の第2実施例のそれと大きく異なるところは、チップ部品として2端子チップ部品が複数集積されたアレイ状チップ部品を用いるようにした構成において、発光部からの光信号を入力して導波する光導波路を左右方向に配置するようにした点である。なお、この例で用いられる2端子チップ部品は、カソード電極は裏面のみに形成されて、実装面にはアノード電極のみが形成されているものとする。

【0060】

この例のチップ部品を備える電子装置は、図18及び図19に示すように、アレイ状チップ部品25を構成している2端子チップ部品1A～1Cの実装面に形成された発光部9からの光信号を入力して導波する光導波路27は、シールド導体3の側板部5と実装基板10のグランド導体パターン11との間のシールド用バンプ17が介在されていない左側側板部5の隙間19の位置において、左右方向に沿って配置されている。一方、2端子チップ部品1A～1Cのアノード電極6Aは、シールド導体3の側板部5と実装基板10のグランド導体パターン11との間のシールド用バンプ17が介在されていない右側側板部5の隙間19の位置において、左右方向に沿って形成された表層電気配線26に接続されている。また、アレイ状チップ部品25の前後方向に沿って最外側に配置されている2端子チップ部品1Aのアノード電極6Aからシールド導体3の端部までの距離は、天板部4の幅の半分以上となるように設定されている。

これ以外は、上述した第2実施例と略同様である。それゆえ、図18、19において、図16、17の構成部分と対応する各部には、同一の番号を付してその説明を省略する。

【0061】

このように、この例の構成によれば、チップ部品として2端子チップ部品が複数集積されたアレイ状チップ部品を用いるようにし、各2端子チップ部品の実装面に一方の電極のみが形成されている場合に、実施例1で説明した理由により、大きなシールド効果を得ることができる。すなわち、チップ部品1のカソード電極がシールド導体3と電氣的に接続され、シールド導体3の左右方向の両側側面である側板部5を経て実装基板10の表面のグランド導体パターン11に電氣的に接続される。そして、アノード電極6Aが実装基板10の表層電気配線26に

接続され、チップ部品1のアノード電極6Aから直下の実装基板10の表層電気配線26まで流れる電流と、左右方向の両側面である側板部5を天板部4から実装基板10の表面のグランド導体パターン11まで流れる電流とが対になり、実装基板10の面に垂直方向に循環する電流ループを形成して、図5に示す波源導体ループPを形成する。この波源導体ループPは、天板部4と、側板部5と、実装基板10のグランド導体パターン11とによる導体ループに、反対方向の電流が誘起されることでその生ずる電磁界が打ち消されるようになるので、放射ノイズが低減される。

【0062】

ここで、各端子を流れる電流は、チップ部品1の左端に存在する電極に流れる電流対としては天板部4の左端に接続する側板部5に反対方向の電流が誘起され、チップ部品1の右端に存在する電極に流れる電流に対しては天板部4の右端に接続する側板部5に反対方向の電流が誘起され、電磁界が打ち消されるようになるので、放射ノイズが低減される。そのため、端子1つとカソード電極に接続する側板部5の対が1つの2端子のチップ部品と考えられ、それが複数集積されたアレイ状チップ部品と考えられる。そのため、電源端子とグランド端子と信号端子がチップ部品1の前後端には形成されずに、チップ部品1の上面あるいは、チップ部品1の左右端にのみ存在するチップ部品1に対しては、本実施例のシールド効果が同様に得られる。例えば、電源端子は、チップ部品1の上面のカソード端子と対になる2端子部品と考えられ、その電源端子に流れる電流の生ずる電磁界も打ち消される。そのため、信号端子以外に電源端子が存在する複数回路にも、その全端子がチップ部品1の左右にのみ存在するチップ部品1に対して、本実施例が適用できる。すなわち、特に発熱量が多い信号増幅回路に対しても本実施例が適用できる。

【0063】

以上、この発明の実施例を図面により詳述してきたが、具体的な構成はこの実施例に限られるものではなく、この発明の要旨を逸脱しない範囲の設計の変更などであってもこの発明に含まれる。例えば、各実施例では2端子チップ部品として面発光レーザを用いた例で説明したが、面発光レーザに限らずにチップコンデ

ンサ、チップ抵抗等の他の2端子チップ部品に適用することができる。また、シールド導体としては銅板、アルミニウム板等に限らずに、シリコン基板、導電性樹脂等の他の導体材料を用いることができる。また、各実施例ではシールド導体を実装基板に接続するために半田バンプのようなシールド用バンプを用いる例で説明したが、これに限らずネジ止め、あるいは熱可塑性導電性接着剤等の他の接続手段を用いることができる。また、チップ部品の寸法、シールド導体の寸法、アノード電極及びカソード電極の寸法、シールド用バンプの寸法、信号用バンプの寸法等は一例を示したものであり、バンプを導体ポストあるいは導体リード線に代える等、目的、用途等に応じて変更することができる。

【0064】

【発明の効果】

以上説明したように、この発明のチップ部品を備える電子装置によれば、実装基板上にチップ部品が表面実装され、チップ部品の上面がシールド導体により覆われてこのシールド導体が実装基板のグランド層に電氣的に接続されてなる構成において、シールド導体は、チップ部品を完全に覆うような大きさの左右方向及び前後方向の寸法を有する天板部と、この天板部と一体となり天板部よりも低位置となるように形成されてチップ部品の左右方向の両側方に配置される側板部とから成り、さらにシールド導体の前後方向の両側端にはチップ部品の前後方向の両側方を開放する開口部が形成され、シールド導体の側板部は、前後方向に沿って複数の接続手段を介して実装基板のグランド層に電氣的に接続されているので、シールド導体の前後方向の両側端が開放されていてもかかわらず、天板部の幅を広くとることにより、シールド効果を大きくすることができる。

したがって、チップ部品のシールド構造において、シールド効果及び冷却効果を同時に十分に得ることができる。

【図面の簡単な説明】

【図1】

この発明の第1実施例であるチップ部品を備える電子装置を示す平面図である。

【図2】

図 1 の A-A 矢視断面図である。

【図 3】

同電子装置の第 1 の製造方法を工程順に示す工程図である。

【図 4】

同電子装置の第 2 の製造方法を工程順に示す工程図である。

【図 5】

同電子装置に用いられるシールド導体を概略的に示す図である。

【図 6】

同シールド導体を用いた場合のシールド効果のシミュレーション結果を示す図である。

【図 7】

同電子装置においてシールド導体を実装基板にシールド用バンプにより接続する場合の、シールド用バンプの個数（横軸）と放射ノイズ量（縦軸）との関係を示す図である。

【図 8】

第 1 実施例の第 1 の変形例を示す断面図である。

【図 9】

第 1 実施例の第 2 の変形例を示す断面図である。

【図 10】

電子装置の第 1 の製造方法におけるシールド導体及びチップ部品の裏面を示す図である。

【図 11】

第 1 実施例の第 3 の変形例を示す断面図である。

【図 12】

図 11 の B-B 矢視断面図である。

【図 13】

第 1 実施例の第 4 の変形例を示す断面図である。

【図 14】

第 1 実施例の第 5 の変形例を示す断面図である。

【図15】

図14のC-C矢視断面図である。

【図16】

この発明の第2実施例であるチップ部品を備える電子装置を示す平面図である。

【図17】

図16のD-D矢視断面図である。

【図18】

この発明の第3実施例であるチップ部品を備える電子装置を示す平面図である。

【図19】

図18のE-E矢視断面図である。

【図20】

従来のチップ部品を備える電子装置（第1の従来技術）の構成を示す断面図である。

【図21】

従来のチップ部品を備える電子装置（第2の従来技術）の構成を示す斜視図である。

【図22】

従来のチップ部品を備える電子装置（第3の従来技術）の構成を示す断面図である。

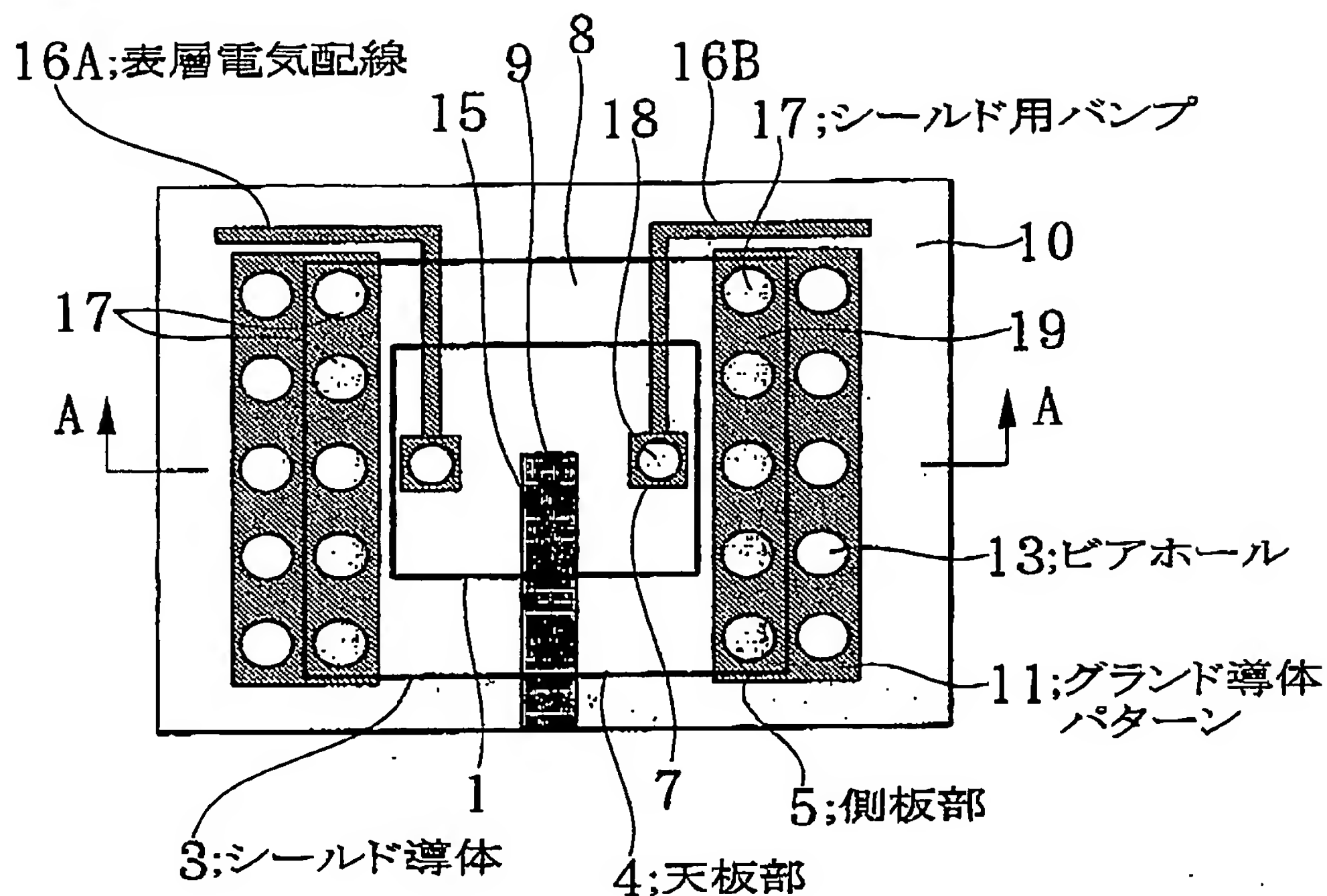
【符号の説明】

- | | |
|--------|--------|
| 1 | チップ部品 |
| 2 | カソード |
| 3 | シールド導体 |
| 4 | 天板部 |
| 5 | 側板部 |
| 5A、21A | 平坦面 |
| 6、6A | アノード電極 |

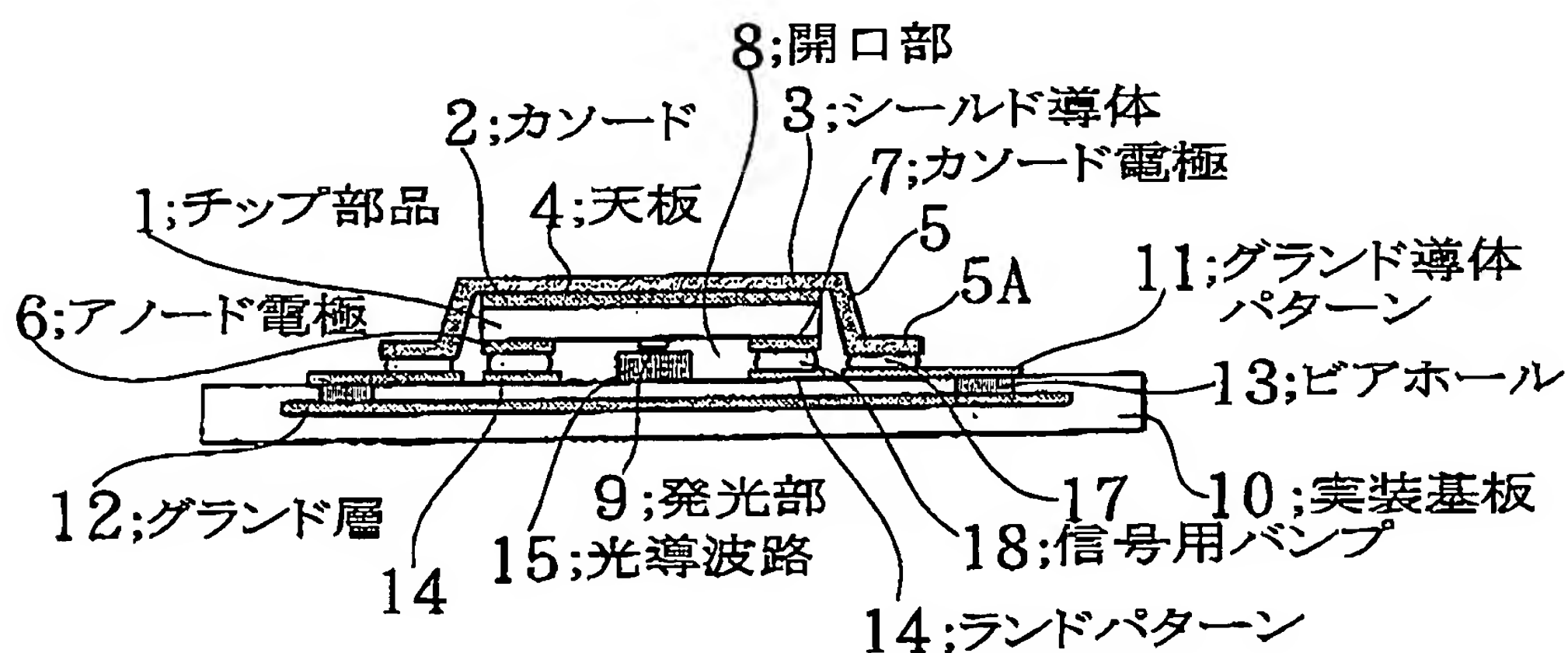
- 7、7 A カソード電極
- 8、23 開口部
- 9 発光部
- 10 実装基板
- 11 グランド導体パターン
- 12 グランド層
- 13 ビアホール
- 14 ランドパターン
- 15 光導波路
- 16 A、16 B、26、26 A、26 B 表層電気配線
- 17 シールド用バンブ
- 18 信号用バンブ
- 19 隙間
- 20 空孔部
- 21 シールド導体兼カソード導体
- 22 ソルダレジスト
- 24 弾力性を有する導電体
- 25 アレイ状チップ部品
- 27 光導波路

【書類名】 図面

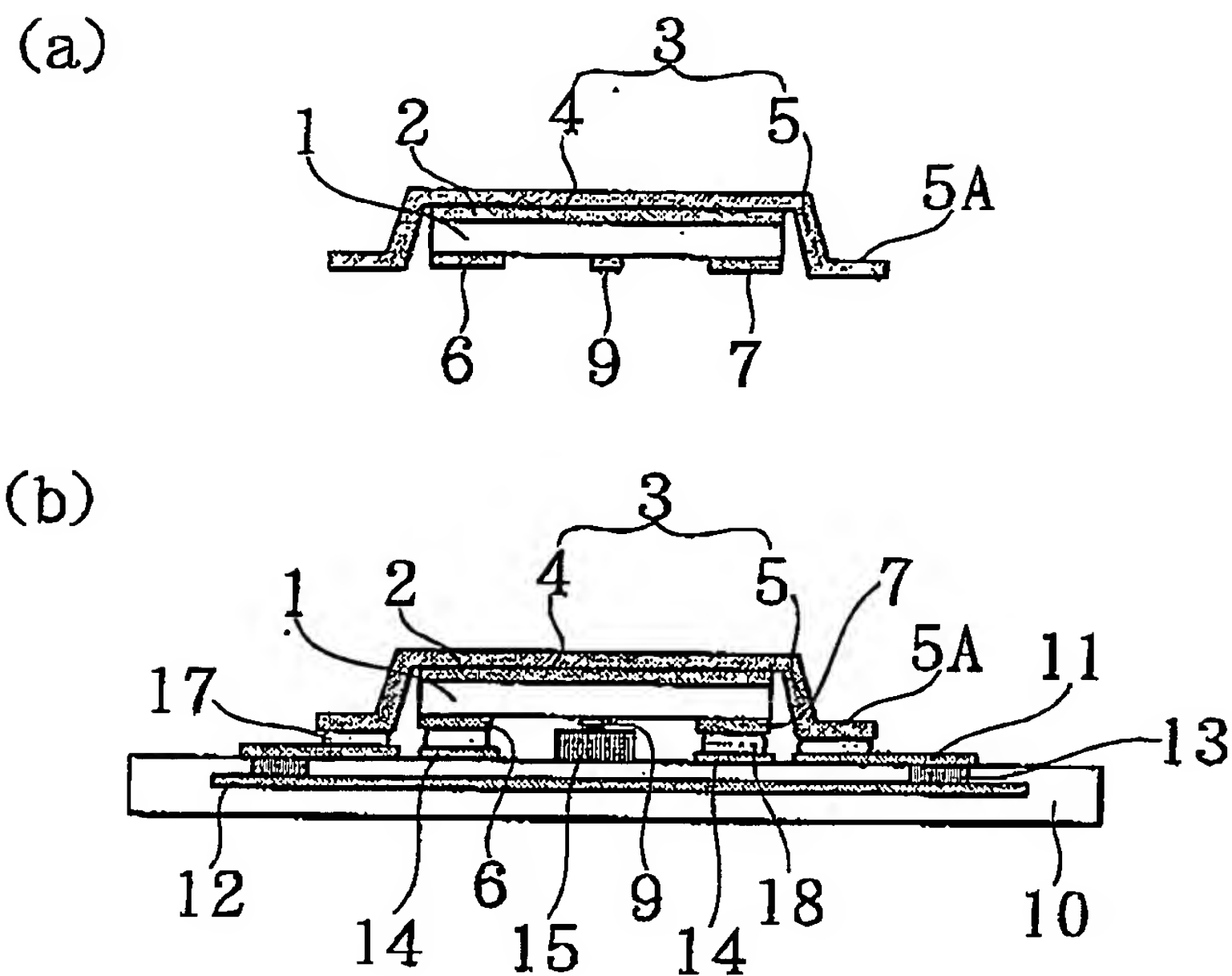
【図1】



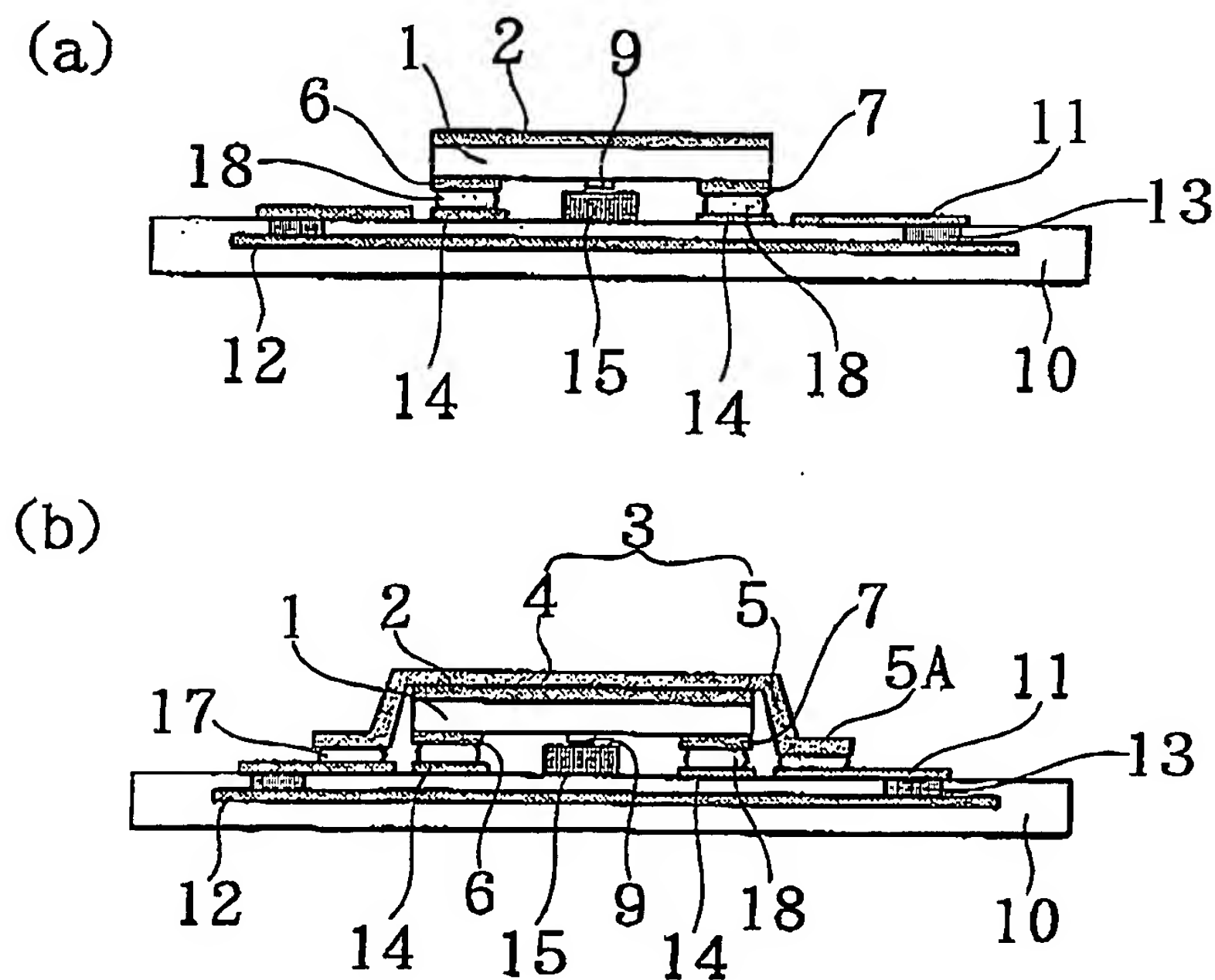
【図2】



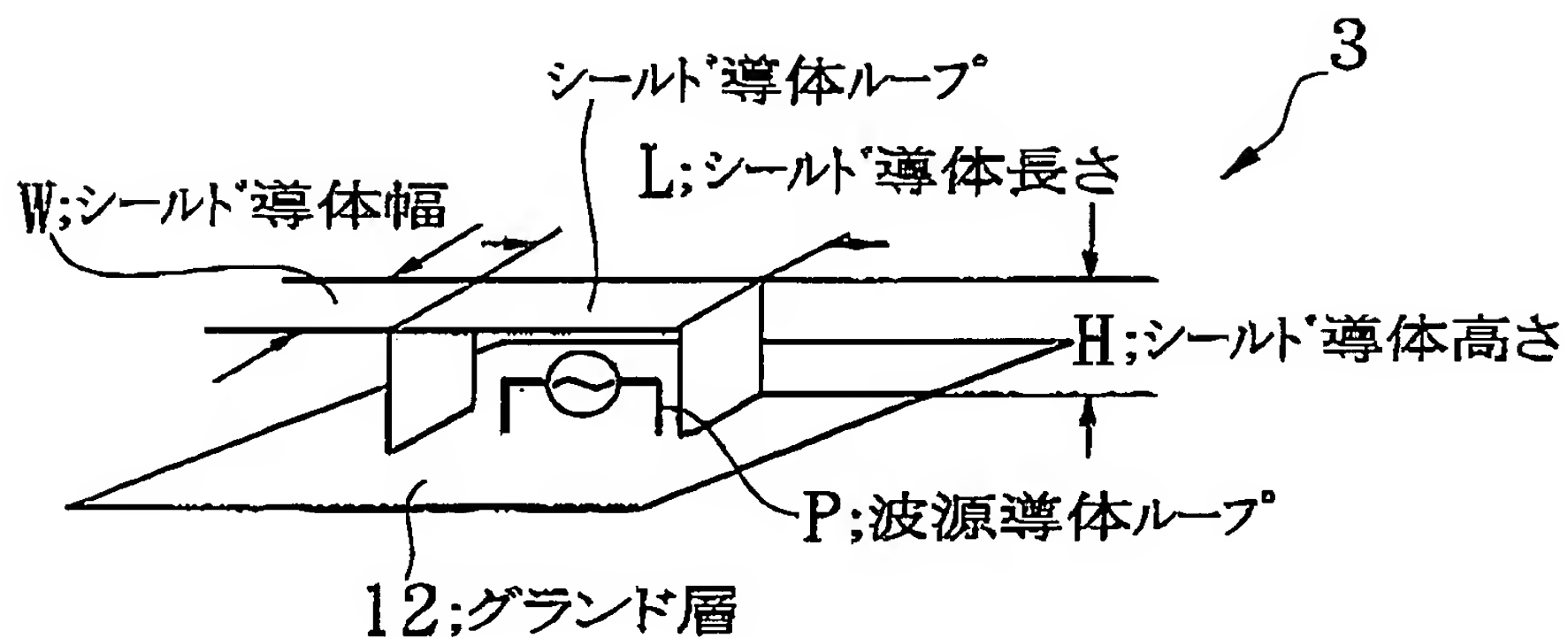
【図3】



【図4】

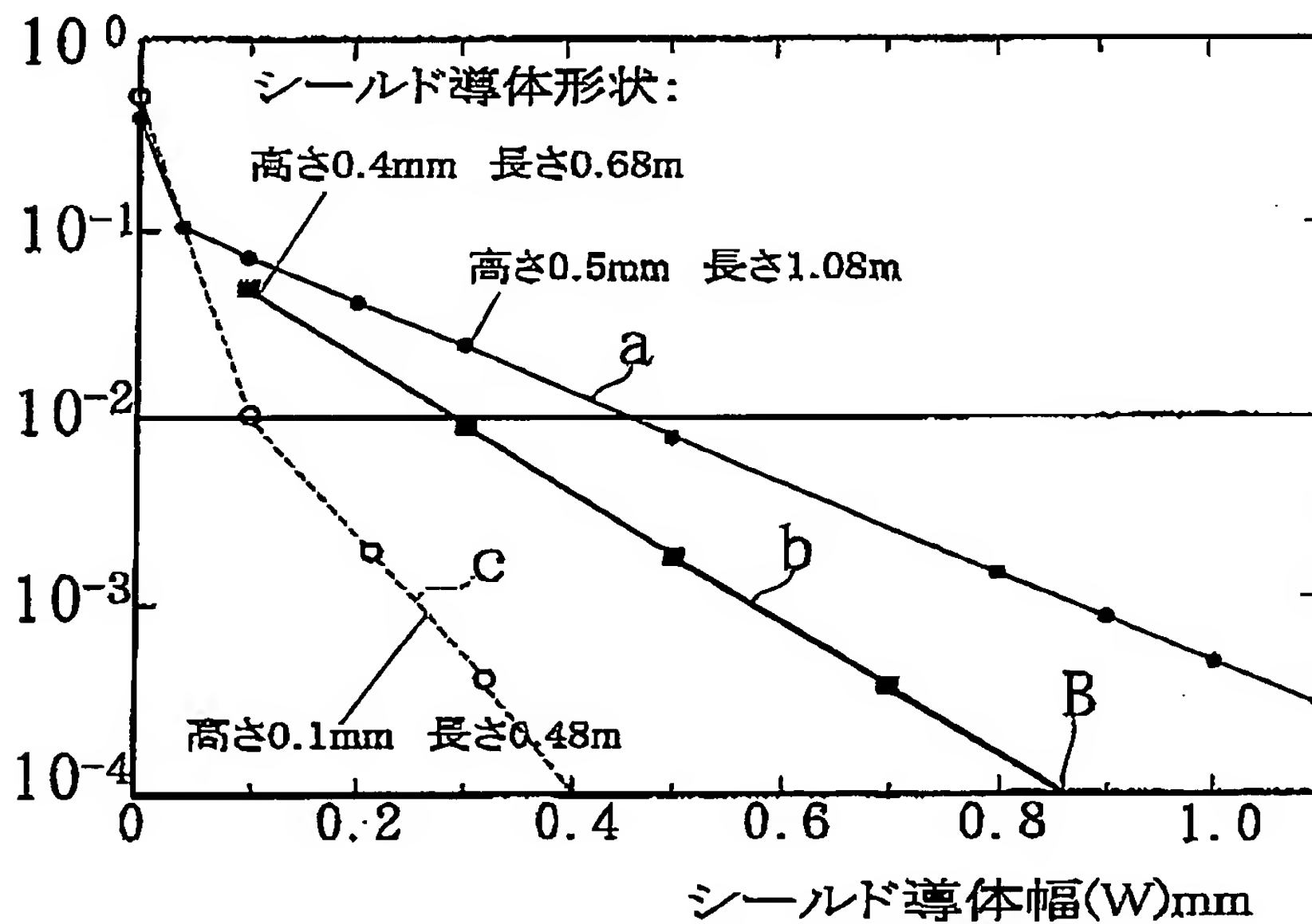


【図5】

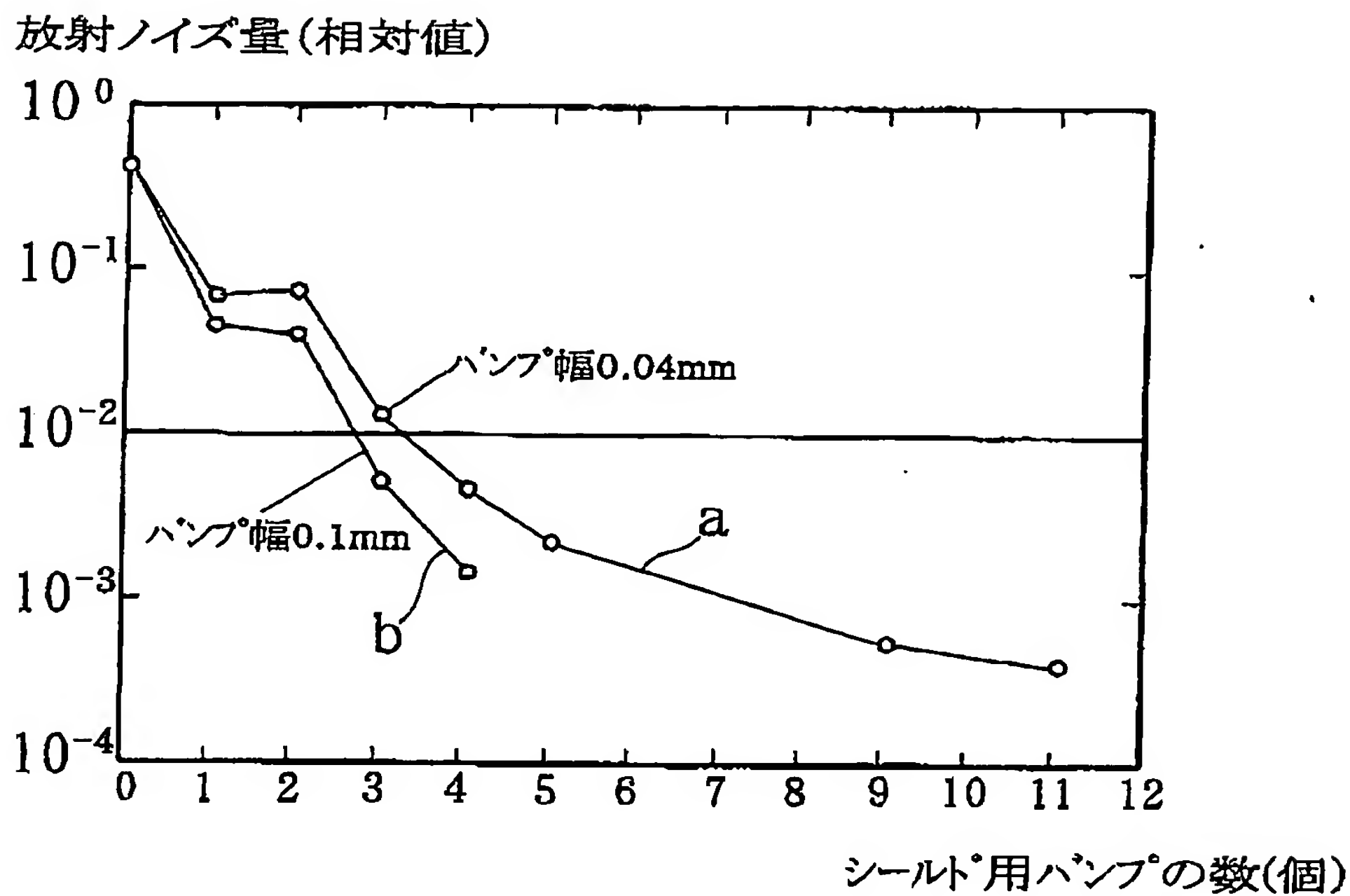


【図6】

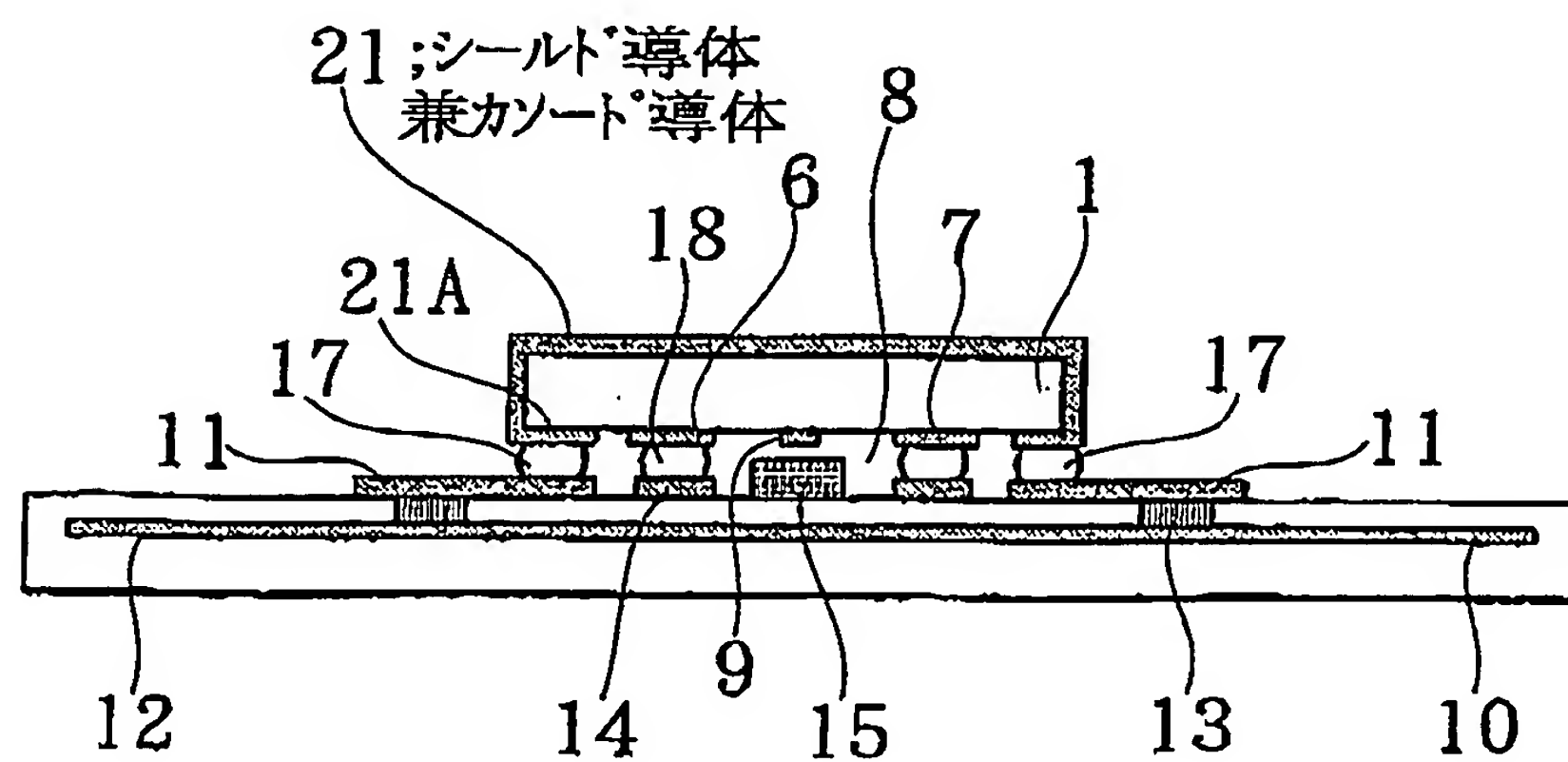
放射ノイズ(相対量)



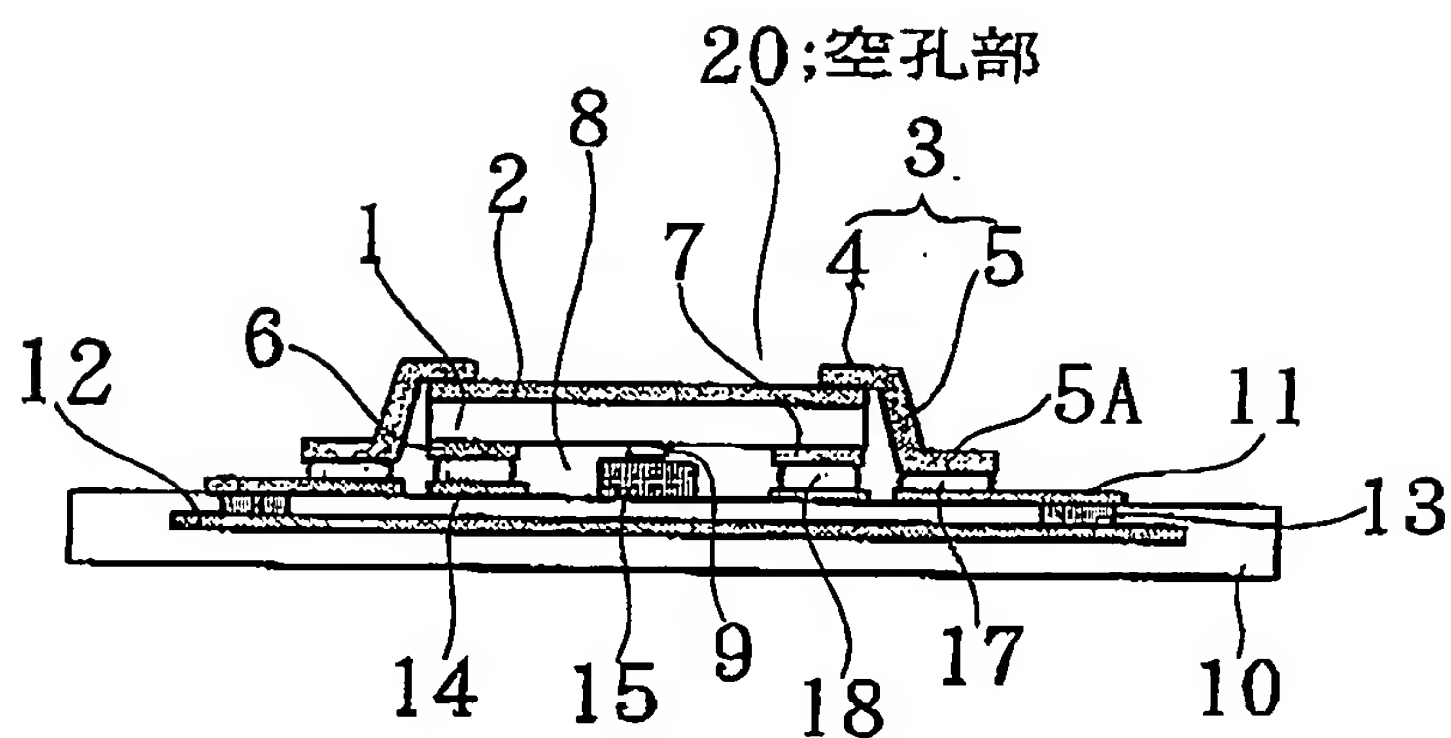
【图7】



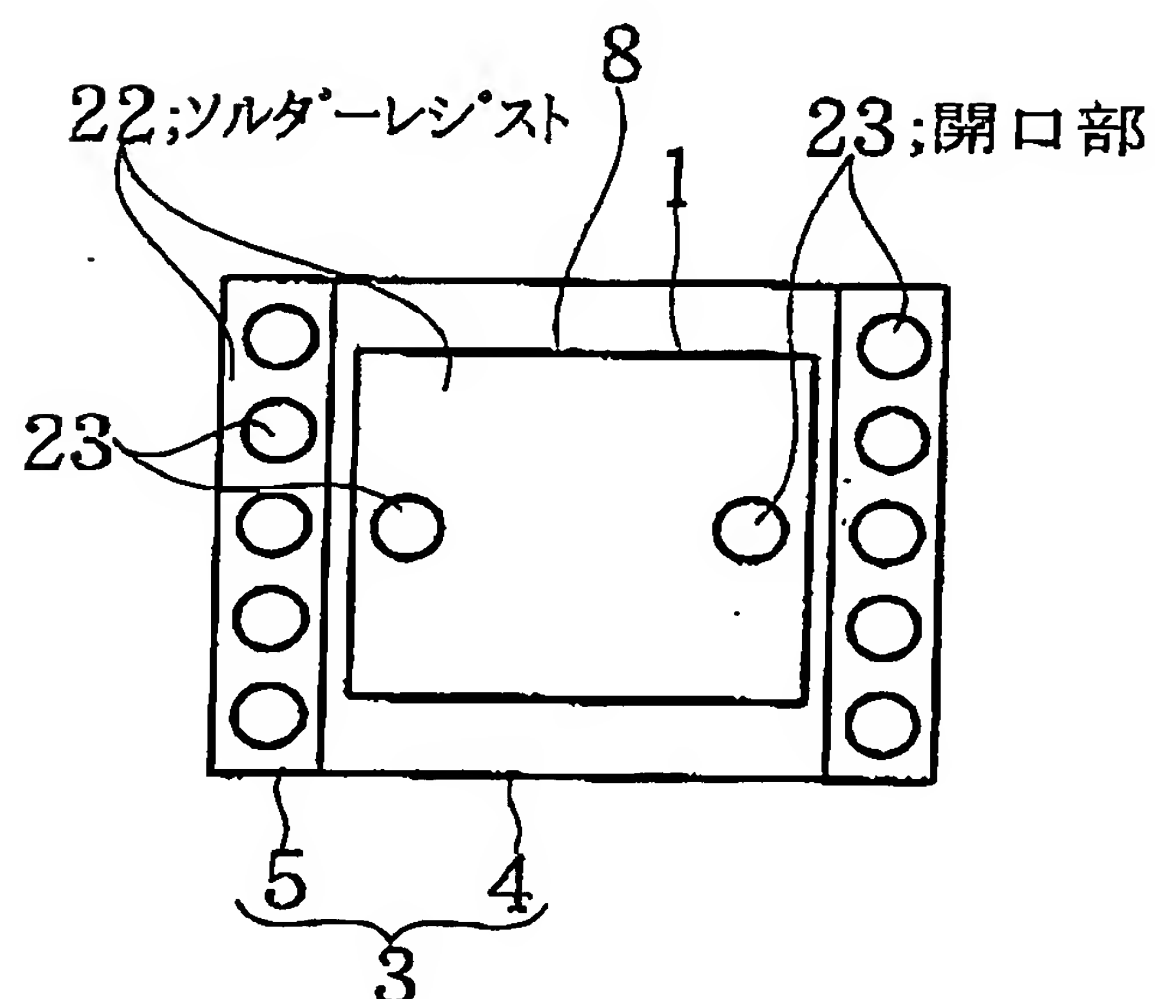
【図 8】



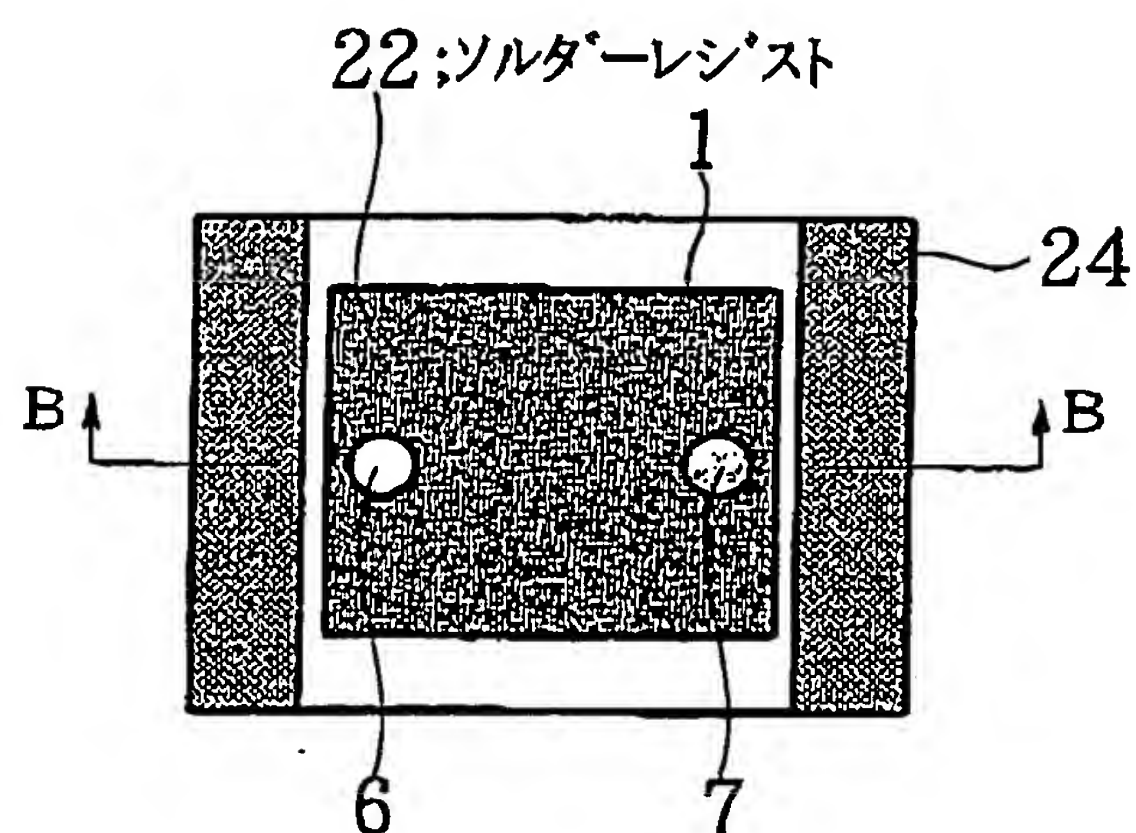
【図9】



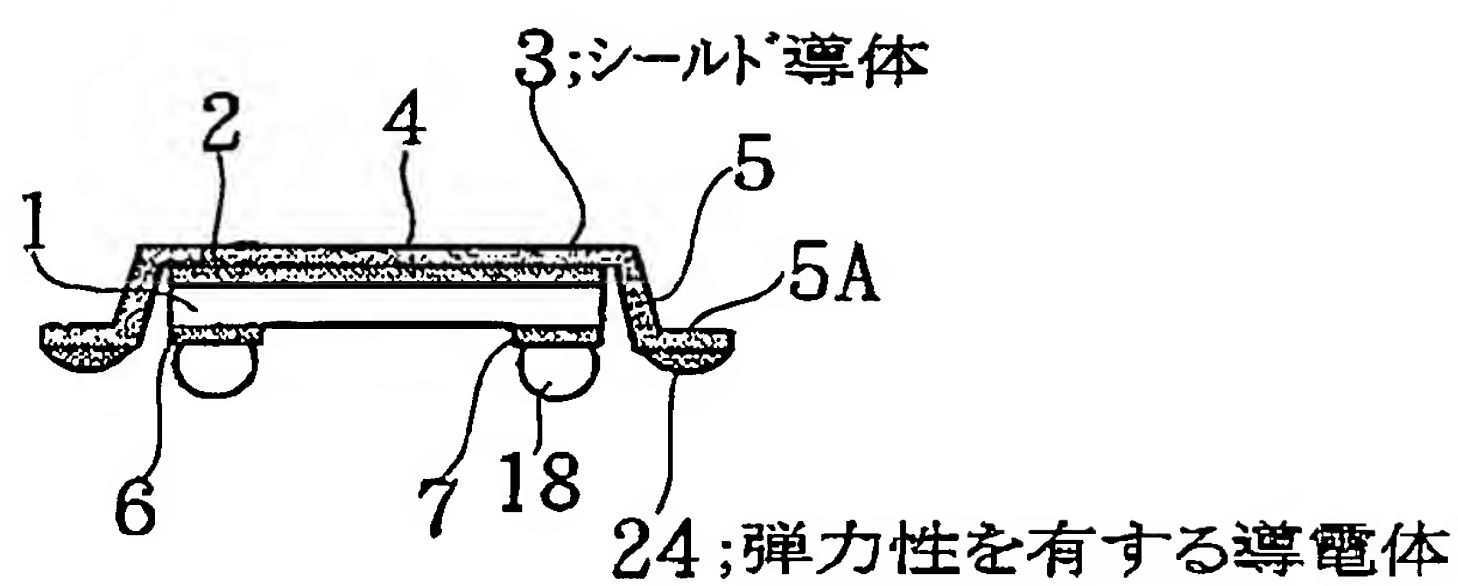
【図10】



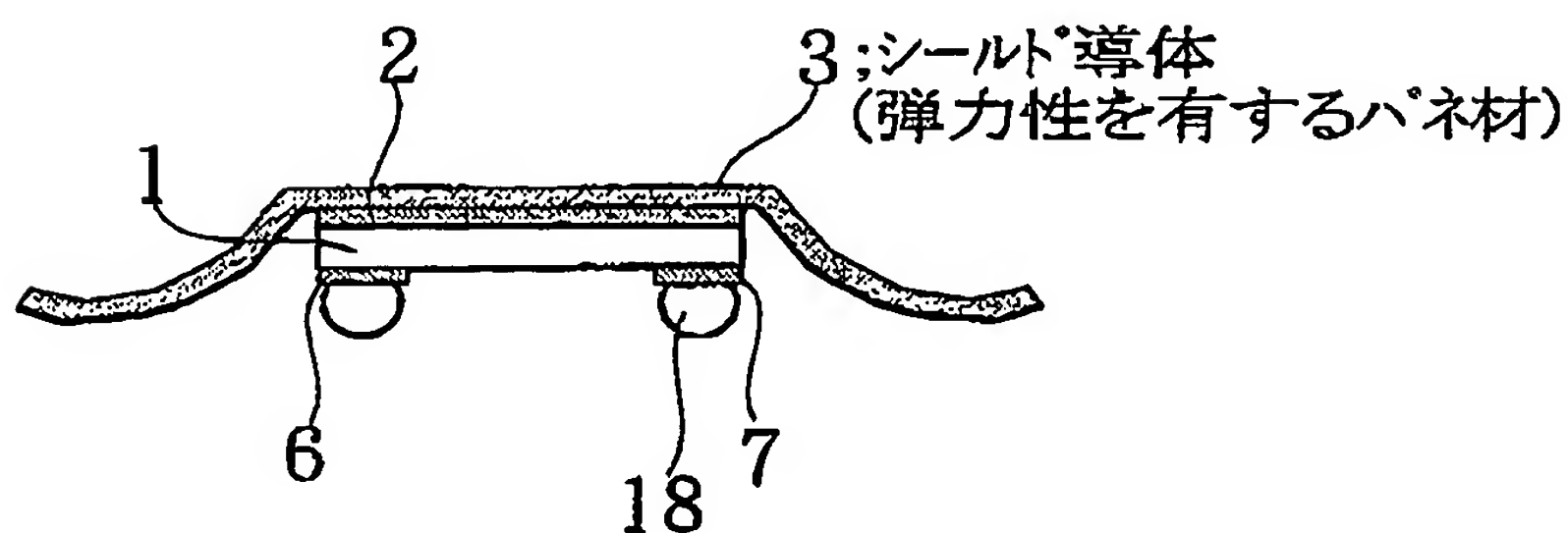
【図11】



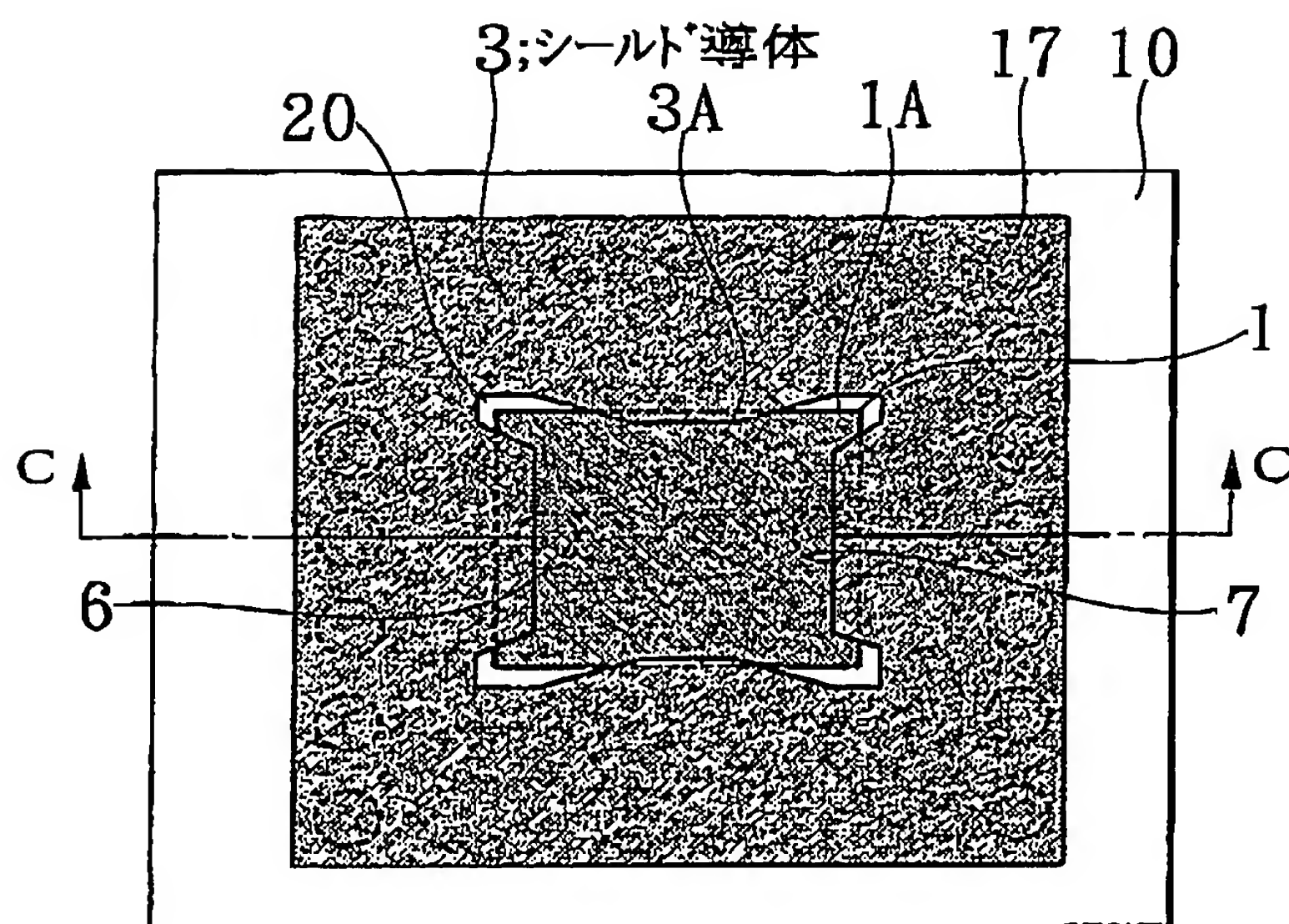
【図12】



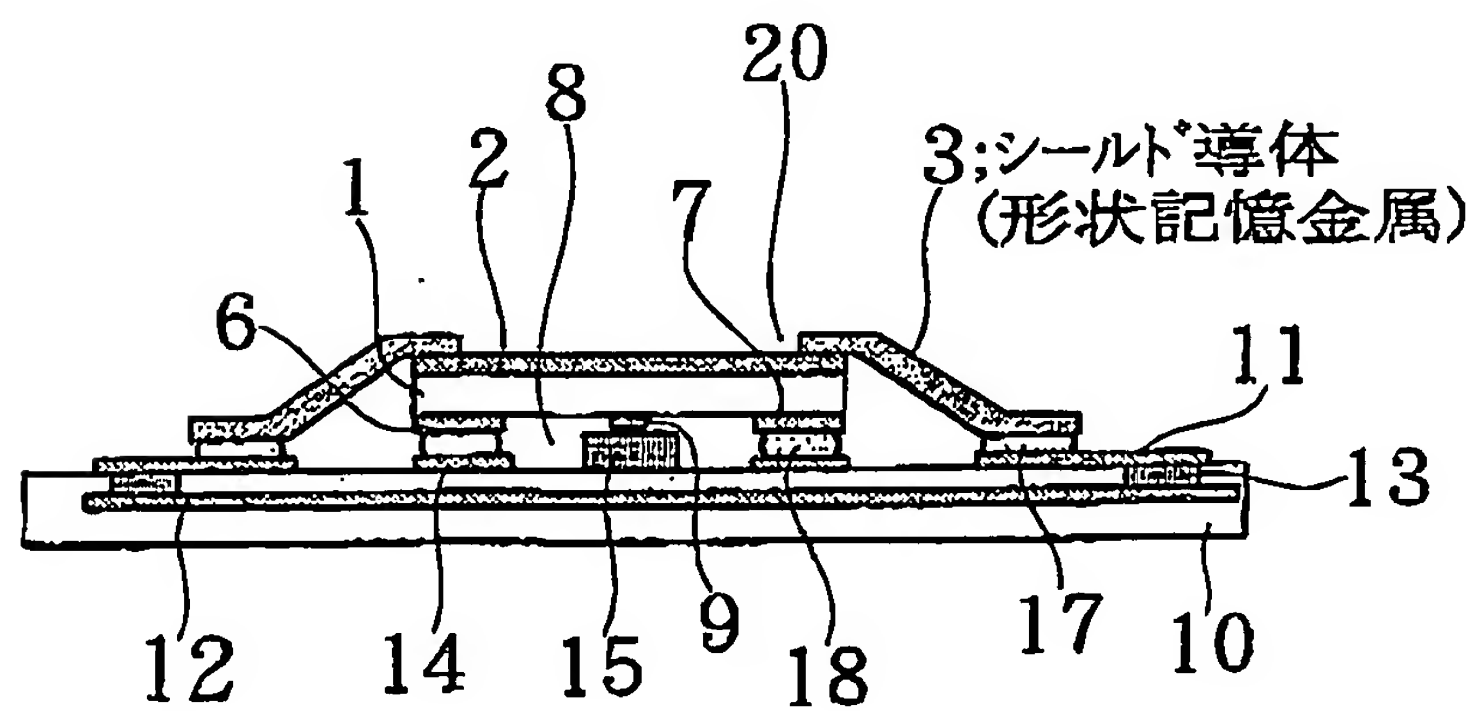
【図13】



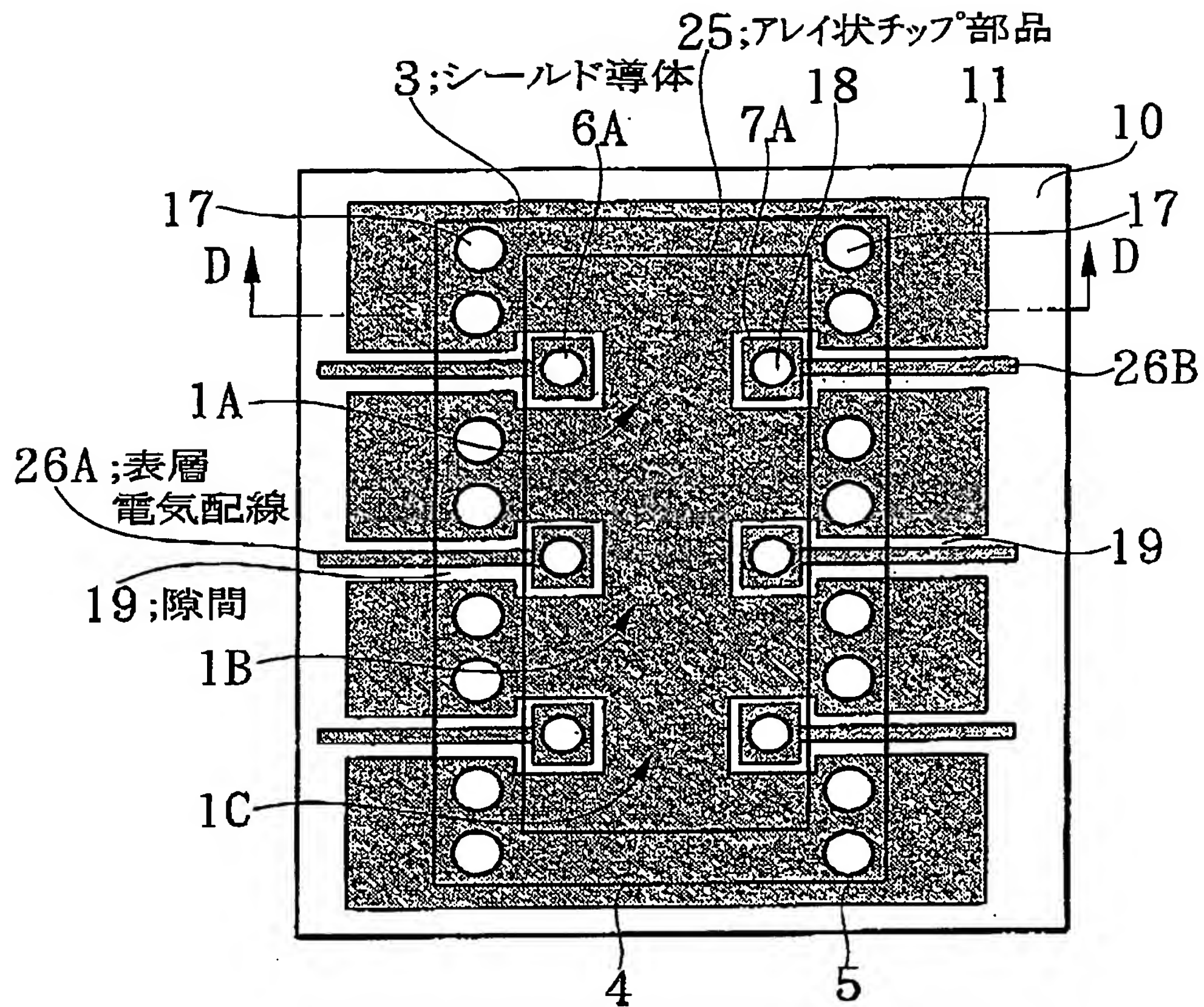
【図14】



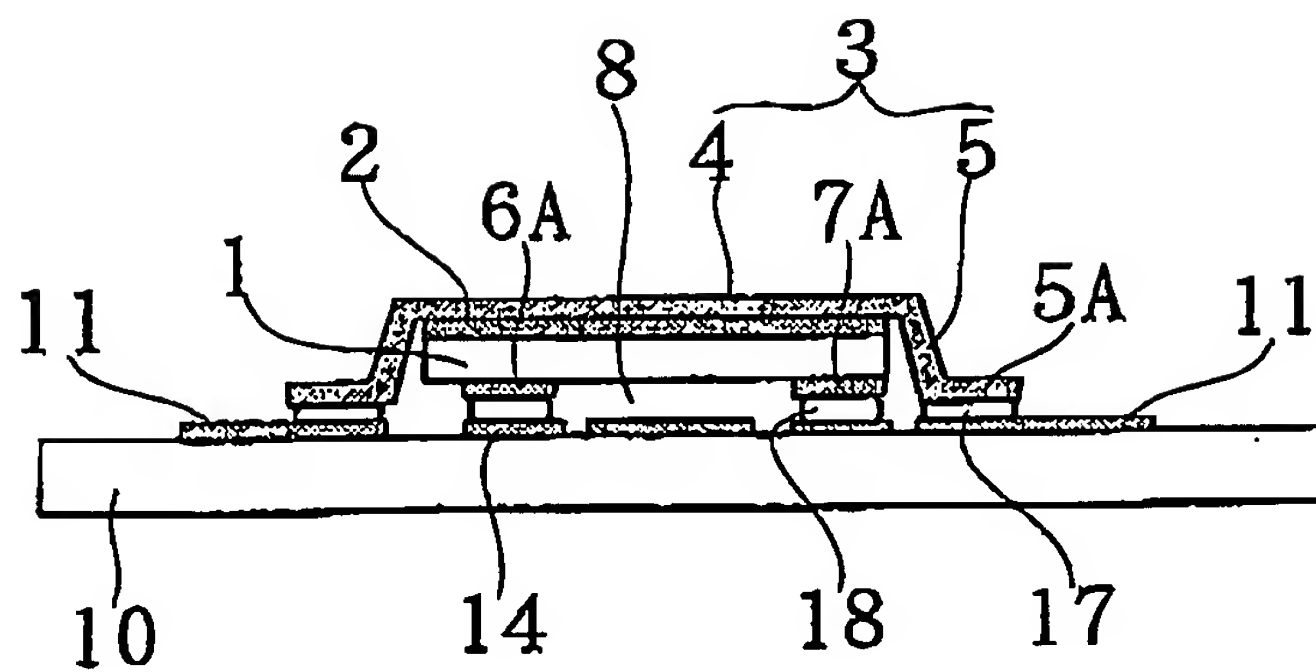
【図15】



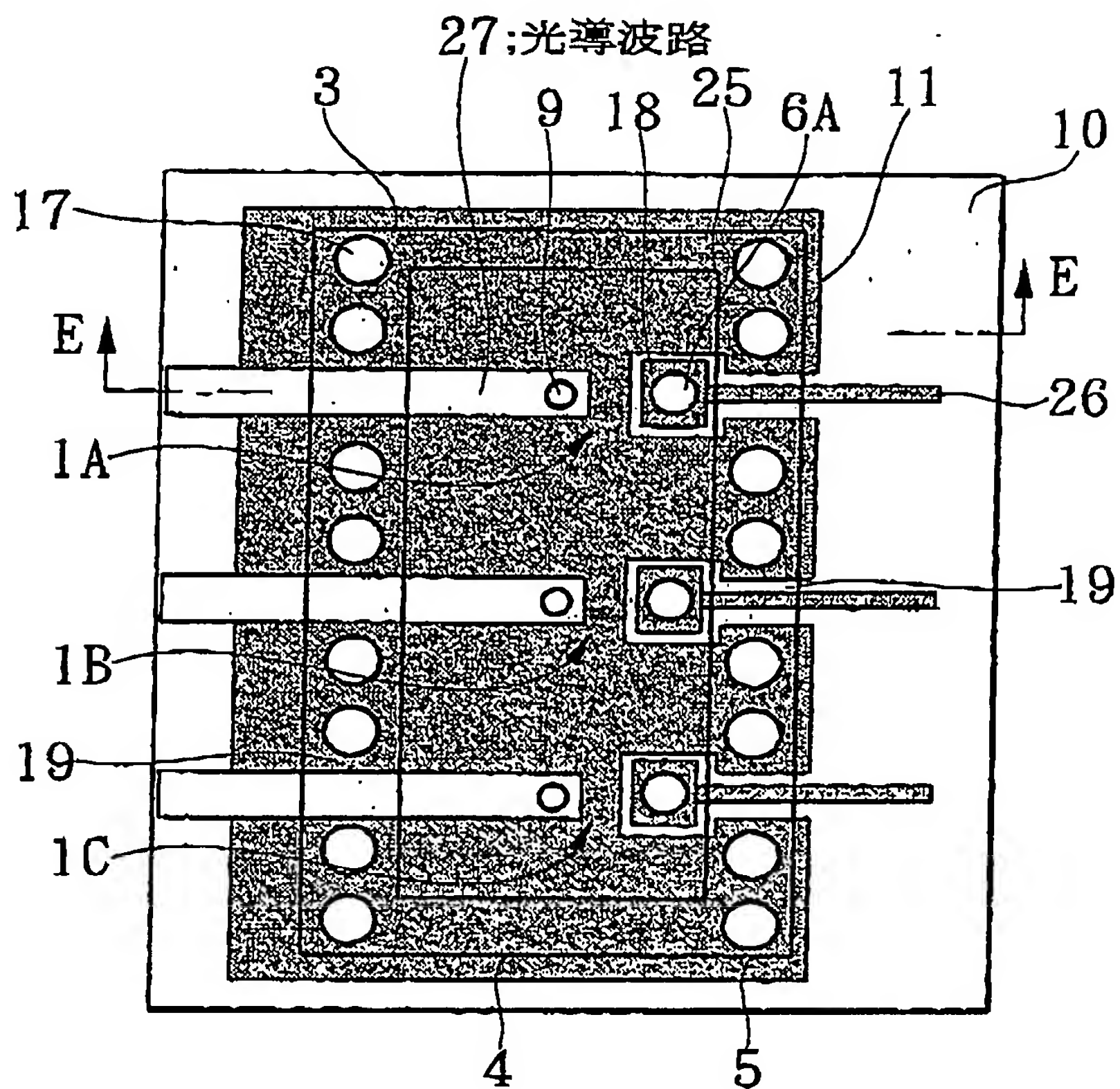
【図16】



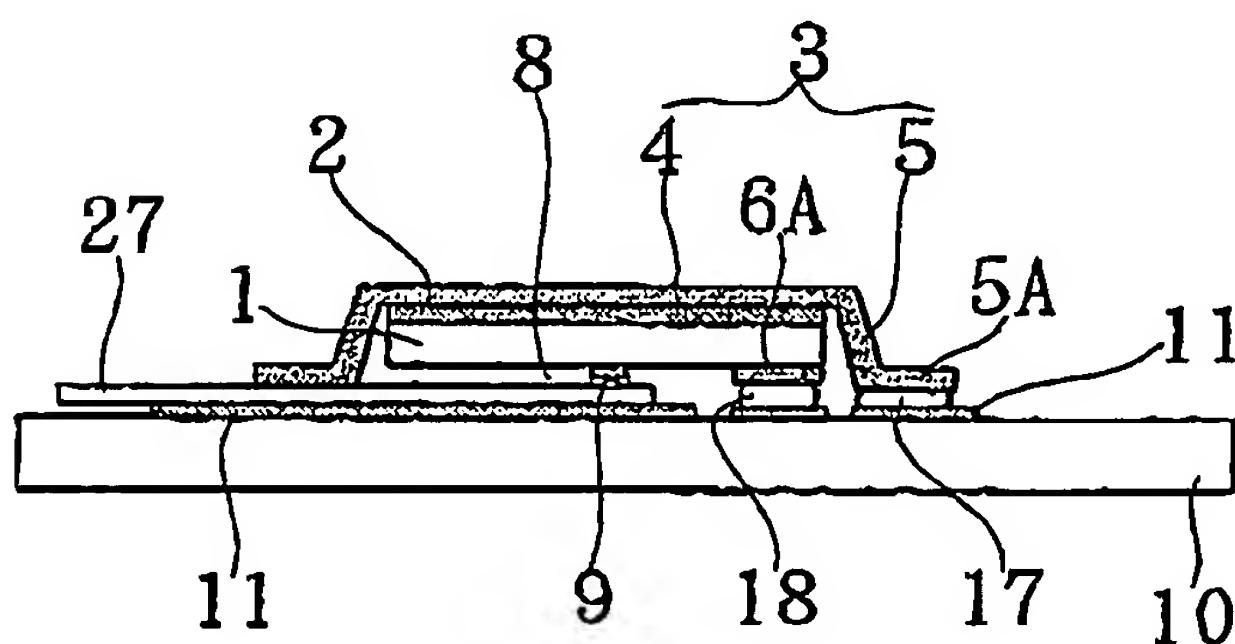
【図17】



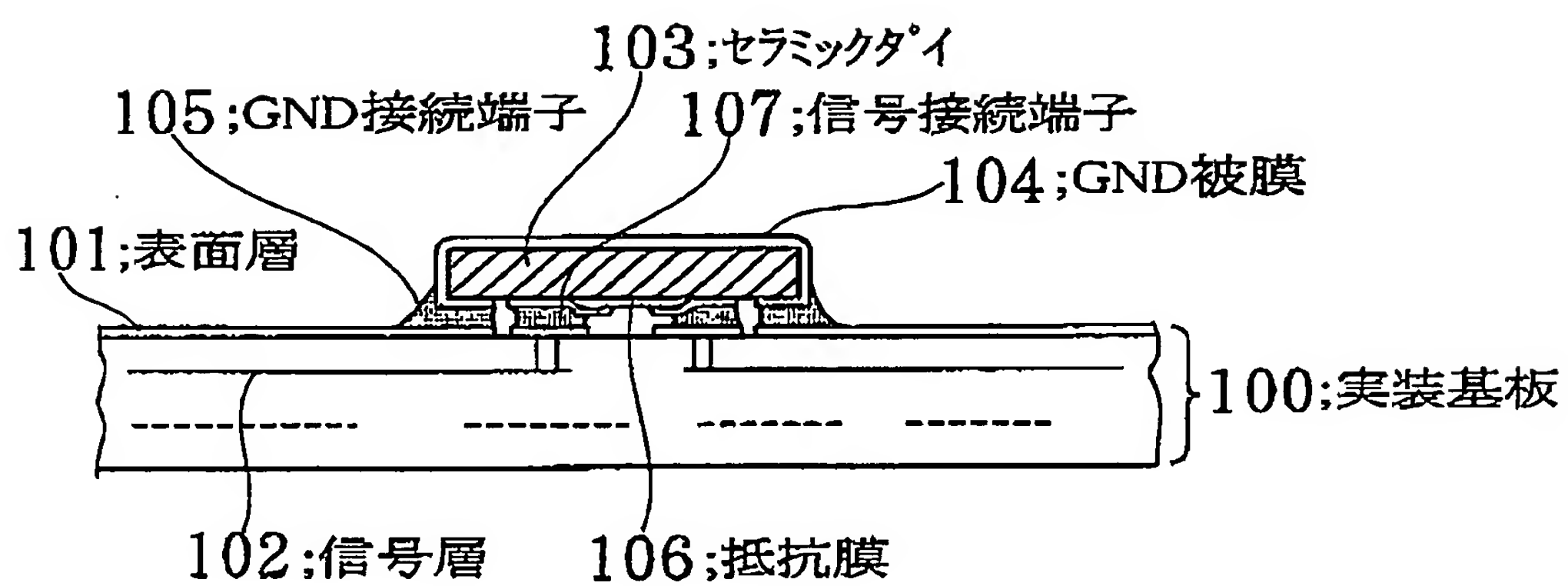
【図18】



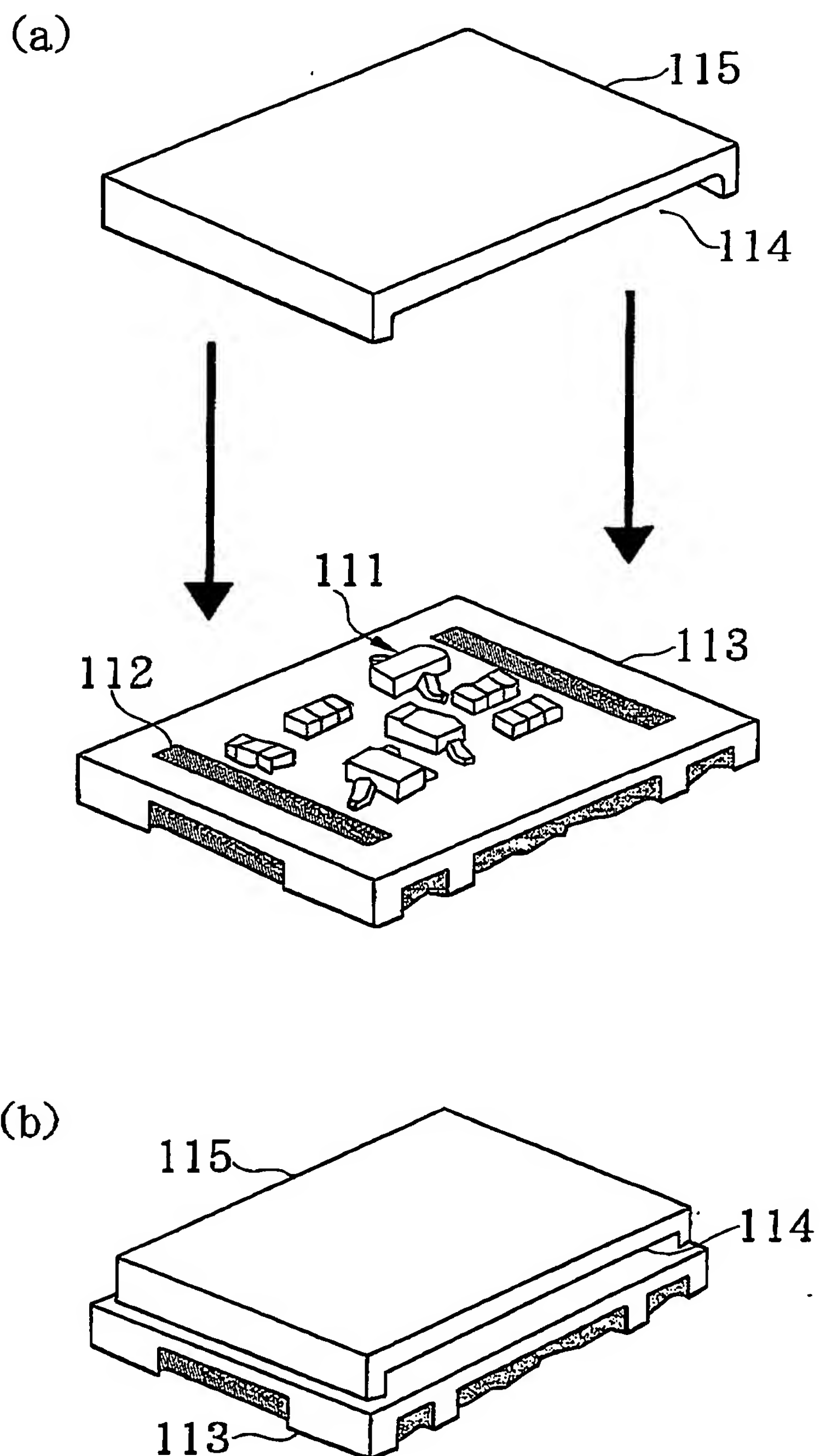
【図19】



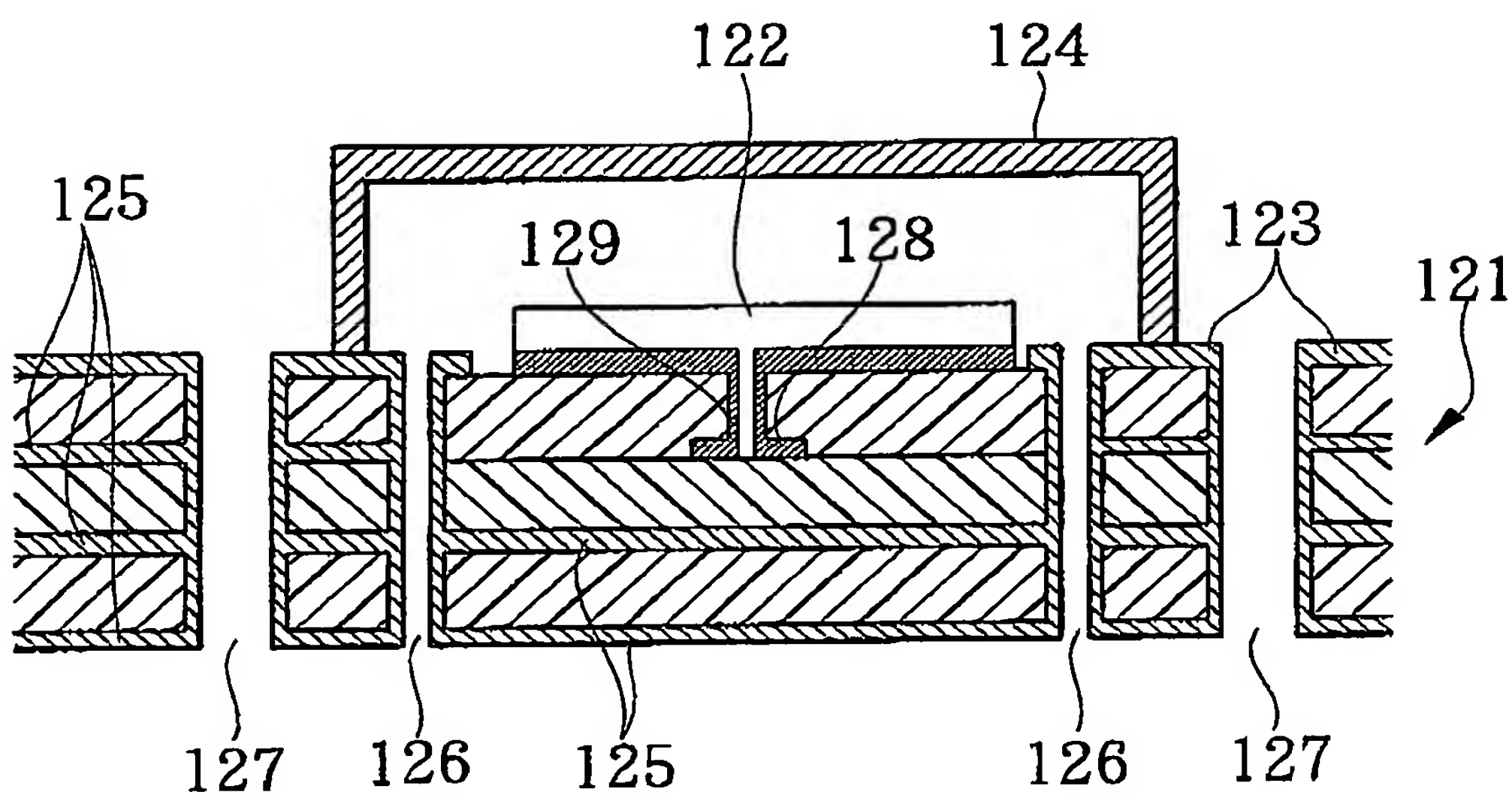
【図20】



【図21】



【図22】



【書類名】 要約書

【要約】

【課題】 チップ部品のシールド構造において、シールド効果及び冷却効果を同時に十分に得る。

【解決手段】 開示されるチップ部品を備える電子装置は、シールド導体 3 は、チップ部品 1 を完全に覆うような大きさの左右方向及び前後方向の寸法を有する天板部 4 と、この天板部 4 と一体となり天板部 4 よりも低位置となるように形成されてチップ部品 1 の左右方向の両側方に配置される側板部 5 とから成り、さらにシールド導体 3 の前後方向の両側端にはチップ部品 1 の前後方向の両側方を開放する開口部 8 が形成され、シールド導体 3 の側板部 5 は、前後方向に沿って複数のシールド用バンプ 17 を介して実装基板 10 のグランド導体パターン 11 に電氣的に接続されている。

【選択図】 図 2

特願 2 0 0 2 - 2 2 5 4 1 6

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 4 2 3 7]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

東京都港区芝五丁目7番1号

氏 名

日本電気株式会社